

O-3-3 FPGA ボードで作る多出カランダムパルスジェネレータ

Thursday, March 7, 2024 2:30 PM (20 minutes)

筆者らは 2021 年、電子軌道可視化法の開発を行っている研究者からの依頼で、マイクロチャンネルプレート (MCP) とディレイラインアノードより得られる信号を受けて所定の論理演算を行う多重同時計測回路を開発した。ディレイラインからはランダムな間隔で発生する数 ns 幅の短いパルスとこのパルスから遅れて発生する 1 μ s 幅の長いパルスの組み合わせが出力されており、これに MCP から信号を加えた 13 本の信号が回路に入力される。このような一定の規則を持った高速な繰り返し信号処理には CPLD や FPGA が適している。今回は、市販されている小型 FPGA ボードを用いてこれら入力信号を模したパルスジェネレータを製作したので報告する。

Presenter: 和典, 木村 (分子科学研究所 技術推進部装置開発ユニット)

Session Classification: 口頭発表 第 3 分科会 (計測制御)