



AXEL実験大型化のためのチェンバー 内高電圧生成の研究

東北大学 素粒子実験（加速器）研究室

林 逸揮エヴァン for AXEL Collaboration

MPGD & Active媒質TPC2025研究会

December 19th 2025

関連発表：ニュートリノを伴わない二重ベータ崩壊探索に向けた高圧XeガスTPC AXELの分解能のシミュレーション 渡辺 夕子

目次

1. AXEL実験の紹介

1. 二重 β 崩壊反応
2. AXEL Time Projection Chamber (TPC)

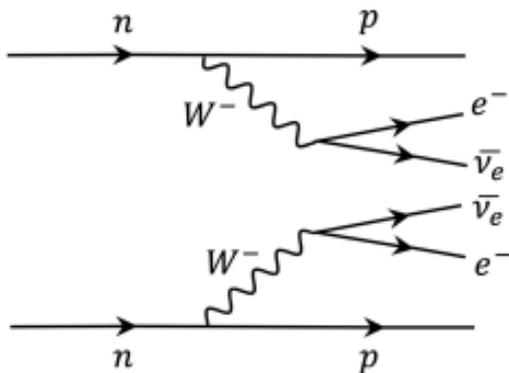
2. 昇圧系の紹介

1. Cockcroft-Walton (CW) 回路
2. Symmetrical CW (SCW) 回路
3. Flexible Print Circuit (FPC) コンデンサー

3. まとめと展望

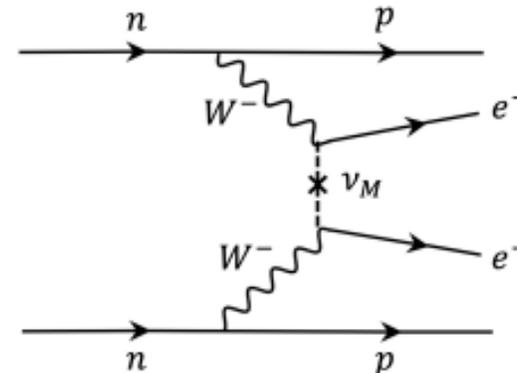
二重β崩壊反応

通常の二重β崩壊 $2\nu\beta\beta$

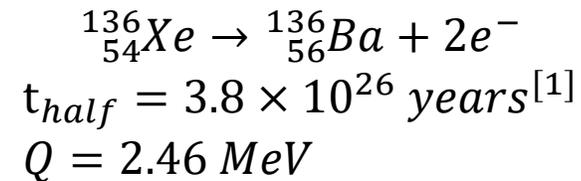
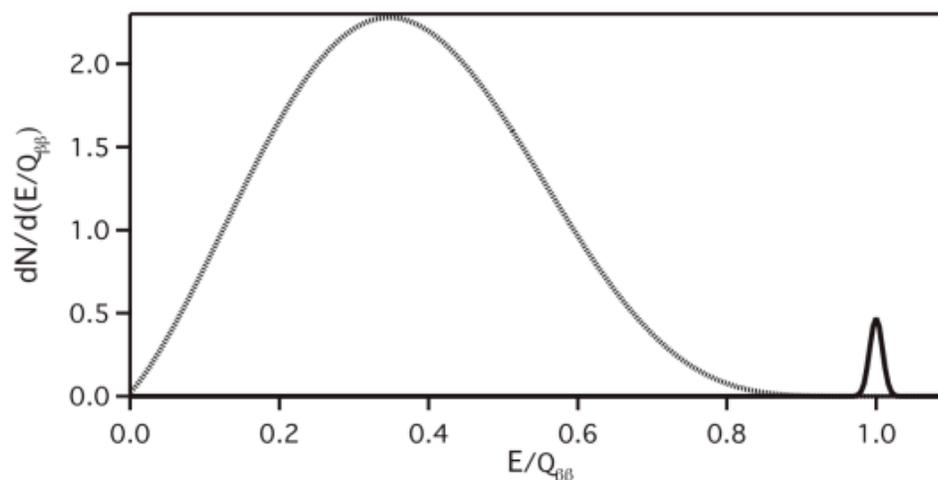


原子核内の2つの中性子がほぼ同時に陽子に崩壊する現象

ニュートリノを伴わない二重β崩壊 $0\nu\beta\beta$



ニュートリノがマヨラナ粒子であれば起こりうる



[1] KamLAND-Zen Collaboration, "Search for the Majorana Neutrinos with the complete KamLAND-Zen Dataset". Published 17 June 2024. arXiv:2406.11438

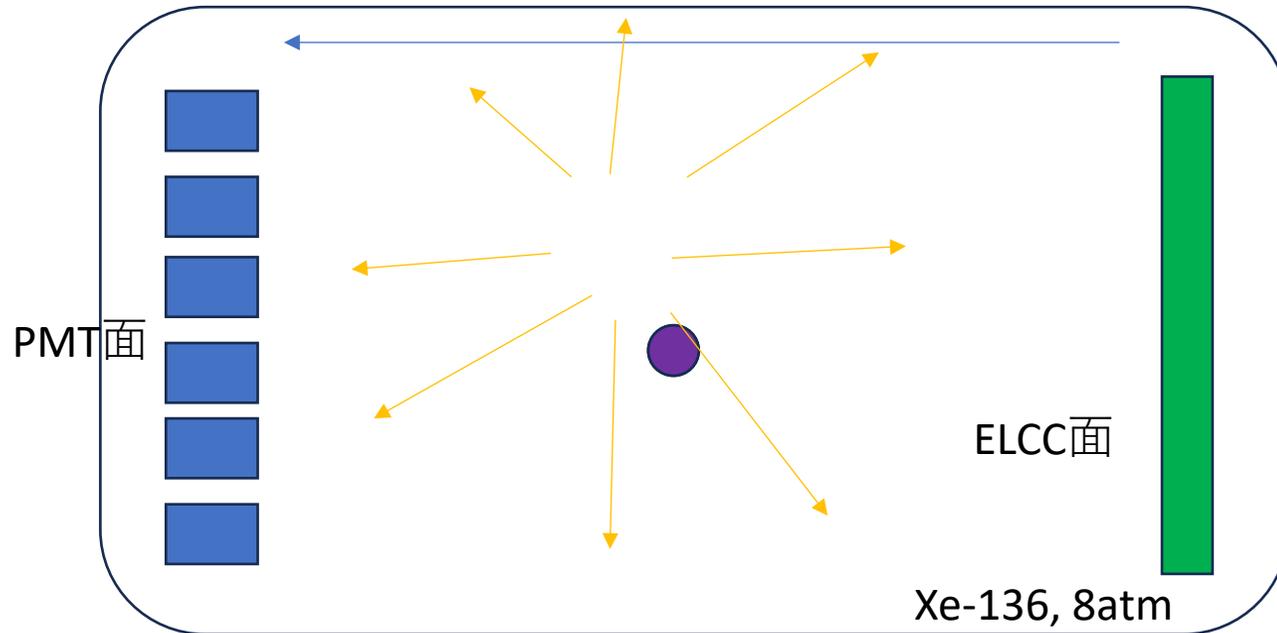


AXEL: A Xenon ElectroLuminescence Detector

- 目標：**Xe-136**における **$0\nu\beta\beta$ 崩壊反応**を探索し、**ニュートリノのマヨラナ性**を検証すること
- ニュートリノがマヨラナ粒子であるかどうかは、ニュートリノ質量の異常な軽さと、宇宙の物質・反物質非対称の起源の理解に大切

AXEL Time Projection Chamber (TPC)

ドリフト電場, フィールドケージによって印加



- Xe-136
- Ba-136
- 電子
- Scintillation Photons

AXEL検出器の概念図

- シンチレーション光をPMTで検出してイベント発生時刻 t_0 を決定する
 - 電離電子はドリフト後、アノードの検出面「ELCC」へ、エレクトロルミネッセンス過程によって光子を発生してMPPCで読み取る
 - 3Dトラックを再構築できる
 - 二重 β 崩壊イベントと背景事象はトラックで識別できる
- エネルギー分解能が高い
(0.678% FWHM@2.46MeV)

高電圧印加方法

- 電場は2つ必要とされる：
 - **ドリフト電場: -100 V/cm/bar**
 - 次期1000L検出器では8atmで-76.4kV
 - **EL電場: ELCC内の5mmに3 kV/cm/bar**
 - 8atmで12kV

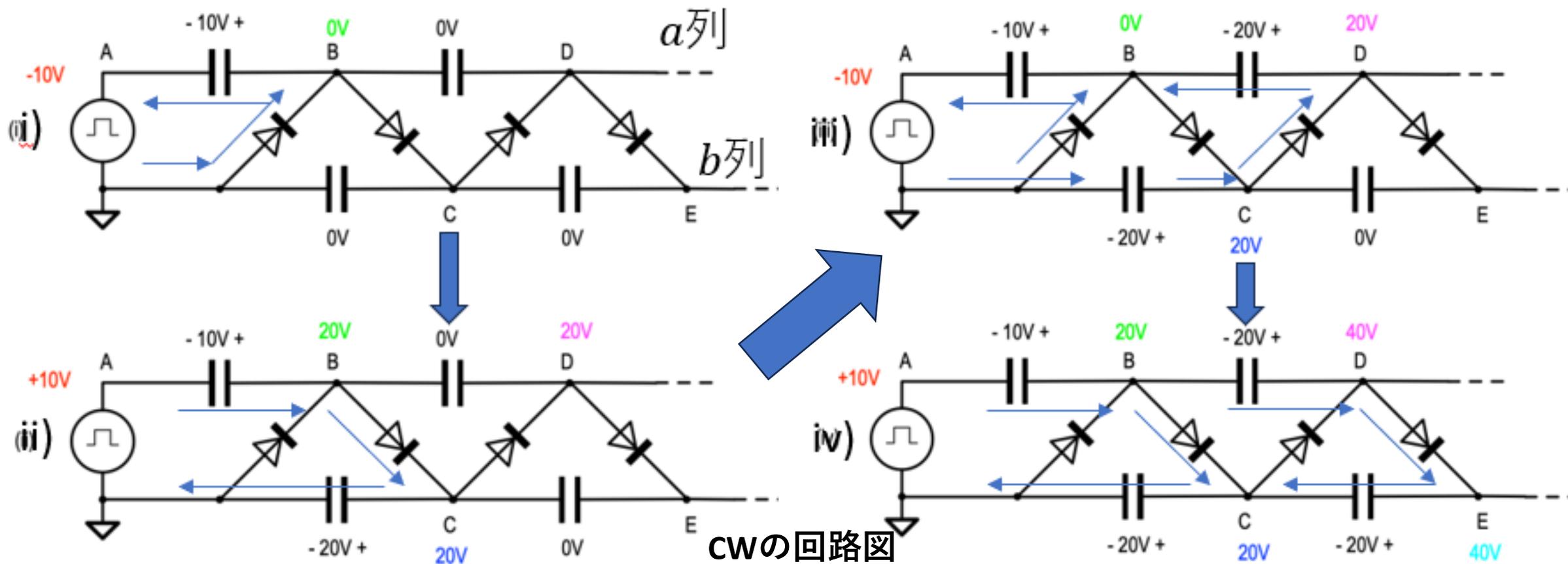
電場印加方法：

高圧対応のHigh Voltage Feedthrough: 数百Vから数十kVを通すには大きなフィードスルーが必要



ガス容器内で高電圧を生成！

Cockcroft-Walton回路



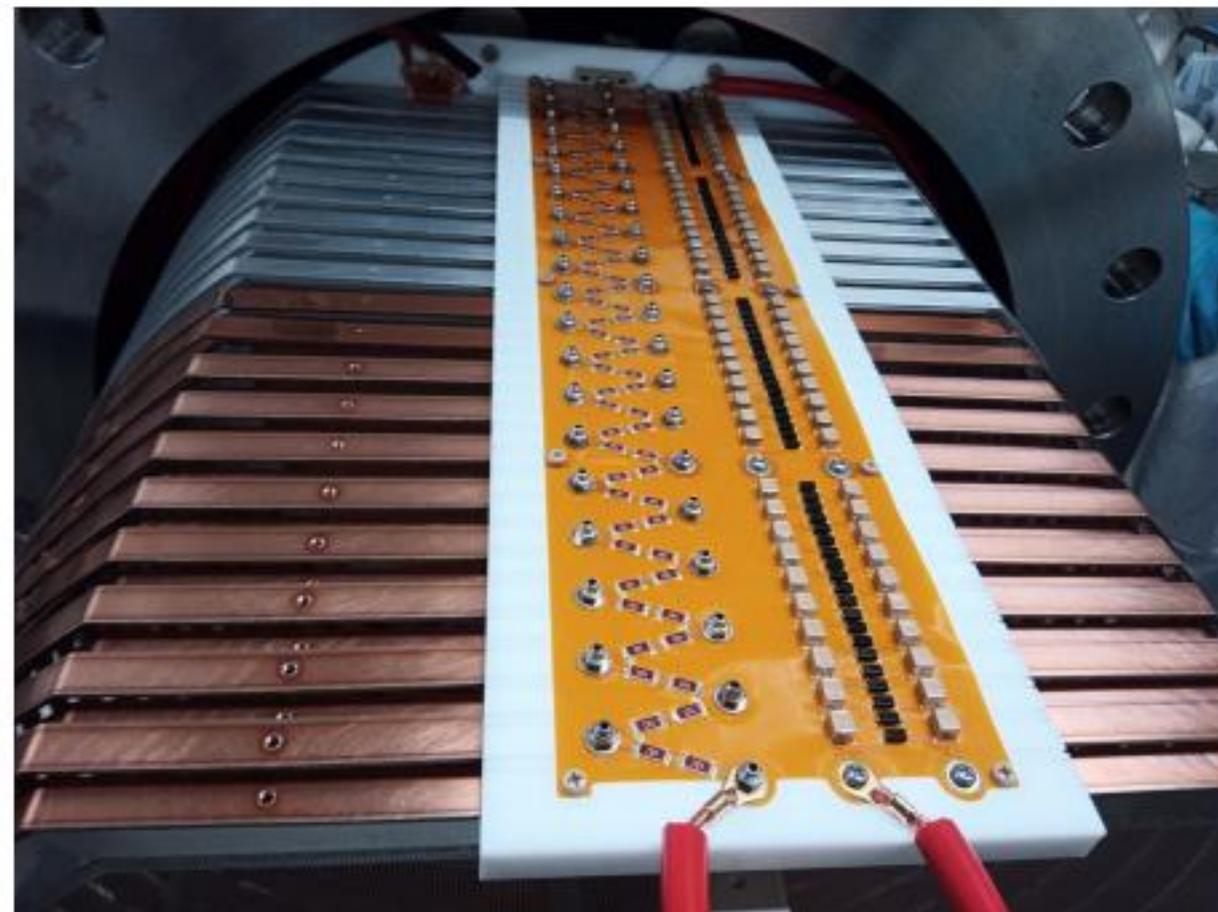
2列のコンデンサー（a：押し上げ、充電する役割；b：円滑、安定な電圧を保つ役割）と1列のダイオードの回路

n段CWに交流電圧Vを印加すると、理想的出力は $2Vn = nV_{pp}$

Cockcroft-Walton回路の実績[2]

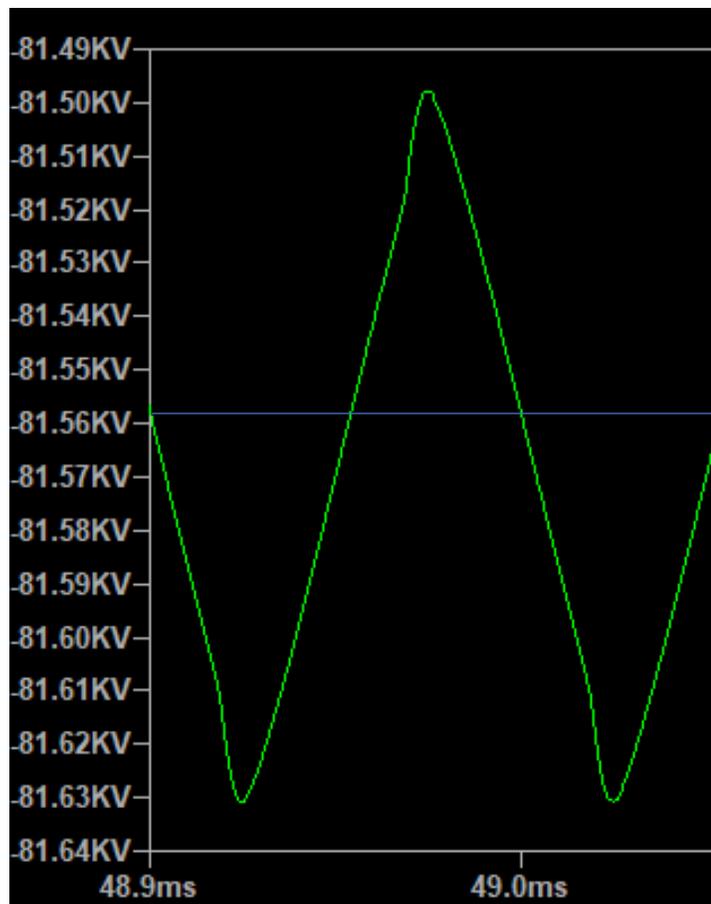
180L検出器にFPCで作った40段CWでドリフト電場を生成し、40日の測定に成功

- 目標の-38.1kVに対して、8atm Xe(g)中での-34.3kVの印加に成功した (-38.0kVでの放電が問題)
 - フィードスルーを用いたときの -20.9kV・5日より高い
- 2.46MeVで $(0.678 \pm 0.010)\%$ FWHMのエネルギー分解能が得られた
 - フィードスルーを用いたときの $(0.70 \pm 0.21)\%$ FWHMより良い
- アウトガスが $1.4 \times 10^{-5} \text{ Pam}^3/\text{s}$
 - フィードスルーを用いたときの $1.2 \times 10^{-4} \text{ Pam}^3/\text{s}$ より低い



180L検出器に入れたCW回路の写真

大型化におけるCockcroft-Walton (CW) 回路の問題点

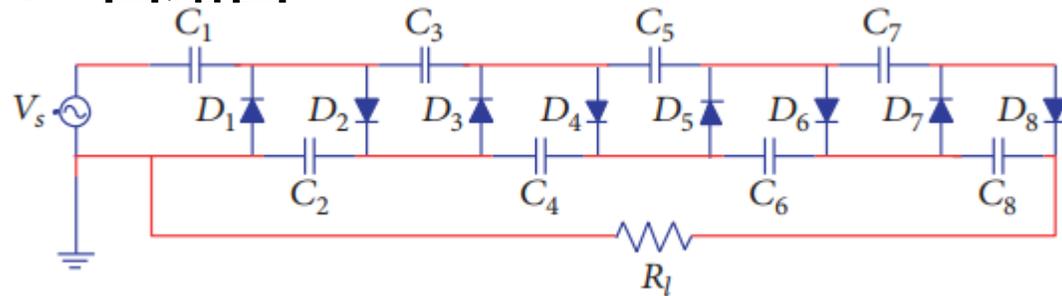


シミュレーションによる
80段CW回路の出力波形

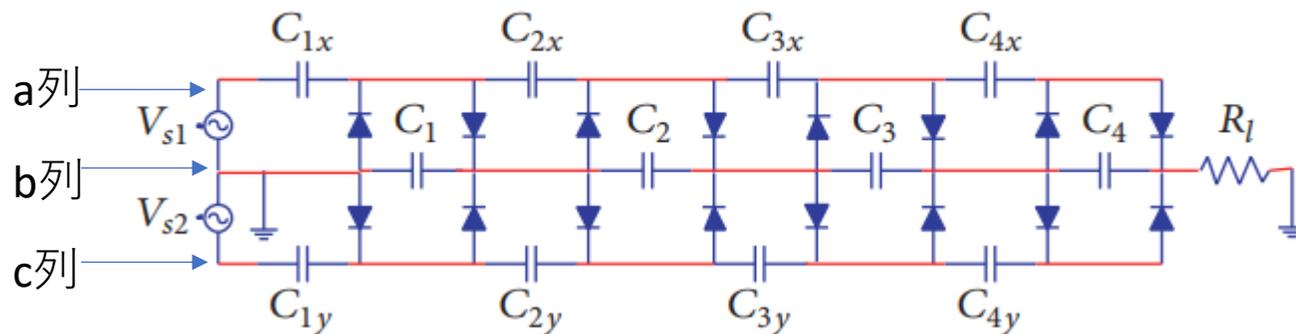
- 電圧低下：80段、入力 $V_{pp}=2kV$ 、負荷抵抗 $16G\Omega$ における理想出力は $160kV$ に対し、シミュレーションの平均出力電圧は $81.56kV$
 - コンデンサーの充電に電荷が足りないことによる出力電圧の低下
- リップル効果：シミュレーションによると、
$$\frac{\Delta V}{V} = \frac{0.075}{81.5} = 9 \times 10^{-2}\% < 5\%$$
 - 5%相当の $\frac{\Delta V}{V}$ では、 $\frac{\Delta n}{n} = 0.1\%$
n is the number of detected ionisation electrons
 - Q値での固有エネルギー分解能の0.26%より小さいので、無視できる
 - 大した影響にはならないが、抑えられるならうれしい
 - コンデンサー・ダイオードの特性応答による出力の歪み

Symmetrical CW (SCW) 回路

CW回路図



SCW回路図



2 個目の押し上げコラムを追加

- 充電する役割は分担されるため、電圧低下は抑えられる
- 位相が完全にずれているため、リップルは打ち消し合う

シミュレーション結果

LTSpiceを使用、CW回路については測定値も

段数	出力値 [kV] (効率)			リップル (シミュレーション)	
	CW		SCW	CW	SCW
	測定値	シミュレーション	シミュレーション		
10	-12.00 (100%)	-11.96 (99.7%)	-11.99 (99.9%)	0.0024	0.000032
20	-23.12 (96.3%)	-23.69 (98.7%)	-23.97 (99.9%)	0.011	0.00006
40	-40.2 (83.8%)	-46.01 (95.9%)	-47.90 (99.8%)	0.036	0.00012
80	-72.0 (75.0%)	-81.63 (85.0%)	-95.43 (85.0%)	0.13	0.00022

ロード抵抗は10段につき2GΩ、入力は10kHz、2kVpp

$Efficiency = \frac{V_{out}}{V_{out,ideal}} \times 100\%$ はCW < SCW → 出力電圧はより高い

リップルの大きさはCW > SCW → 出力電圧はより安定

→ CWよりSCWの性能が良いと判断できた

セラミックコンデンサーの放射線量問題

- 1000L検出器では、80段・入力2kVppの使用が予定される
→ 各コンデンサーには2kVの電圧差がかかっている
- 市場では、十分な耐電圧を持つコンデンサーはセラミックコンデンサーしかない

セラミックコンデンサーの放射能

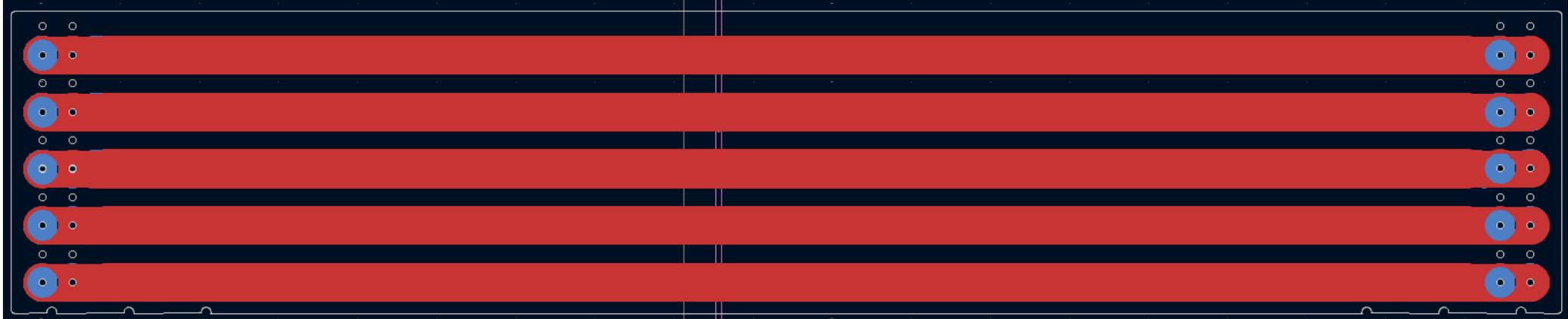
	Bi-214 [mBq]	Ti-208 [mBq]
Ceramic Capacitors in 1000L ^[2]	230 ± 10	61 ± 7

- 放射線量が多く、0vββ探索に使えない

Flexible Print Circuit (FPC) コンデンサー

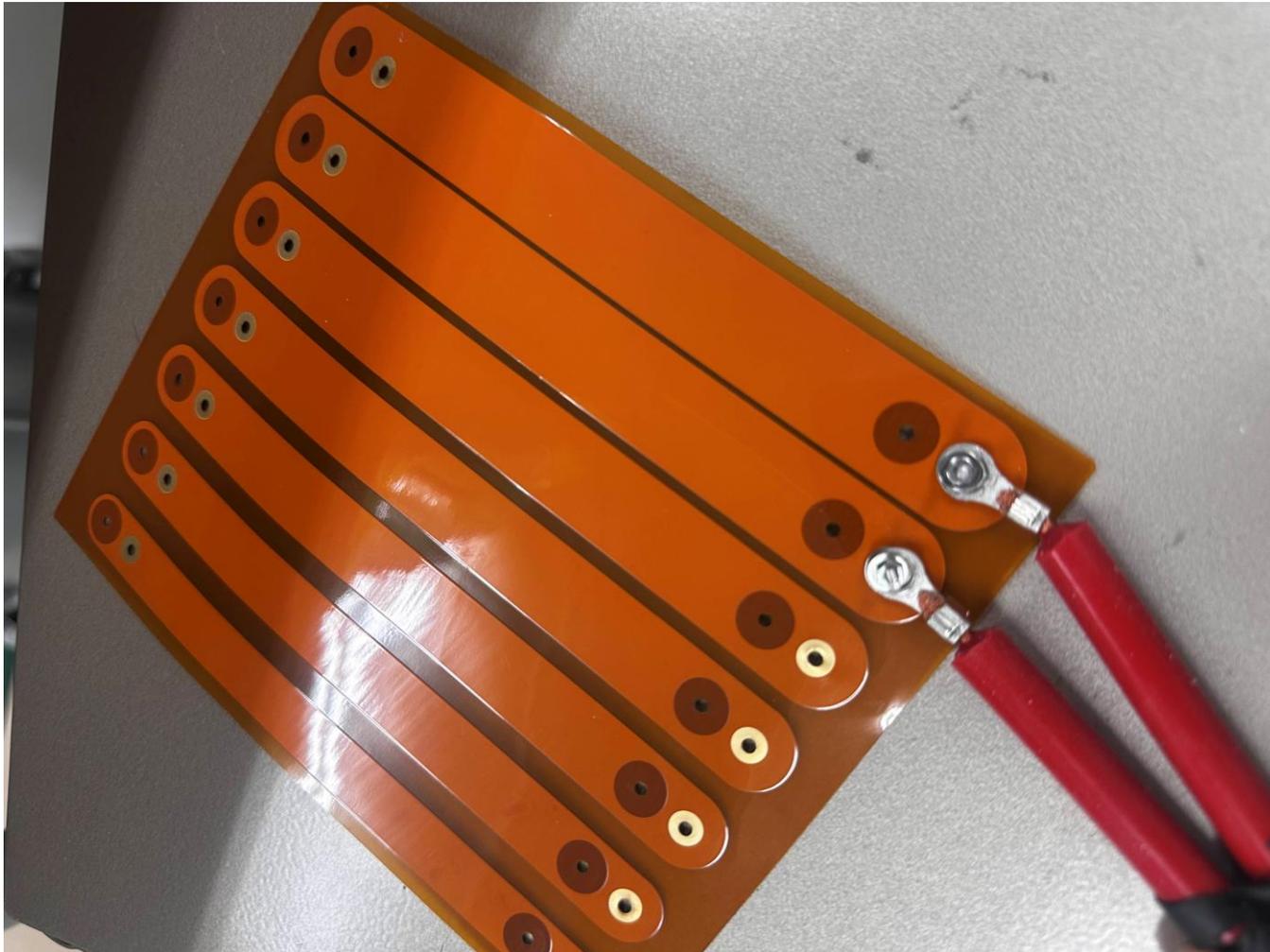


- FPCは銅箔・絶縁体の組み合わせ
→適切に設計すればコンデンサーになる
→FPCを使って、低バックグラウンドのコンデンサーを開発する



要求：0.1 μ F, 2kVの耐電圧
17mmの幅、484mmの長さだと12.9nF

FPCの耐電圧確認



耐電圧確認用FPCの写真

6, 5, 4, 3, 2, 1mmの間隔
12, 13, 14, 15, 16, 17, 18mmの幅

表・裏で2kV、隣り合うもので4kVの耐電圧が必要

- コンデンサーの表・裏に
 - 2kV：放電によるトリップ電流 ($> 10\mu A$) なし
- 1mm間隔の隣り合うコンデンサーに
 - 6.5kV：放電によるトリップなし
 - 8.1kVを6時間：放電によるトリップあり
 - 6kVを9時間：放電によるトリップなし

→1mm間隔・4kVでは放電しないと考えられる

FPCコンデンサー試作



FPCコンデンサー試作品の写真



FPCコンデンサーの断面図

青：厚み $12.5\mu\text{m}$ のpolyimideのcoverlay（絶縁体）

緑：厚み $15\mu\text{m}$ の接着剤

黄：厚み $35\mu\text{m}$ の銅箔

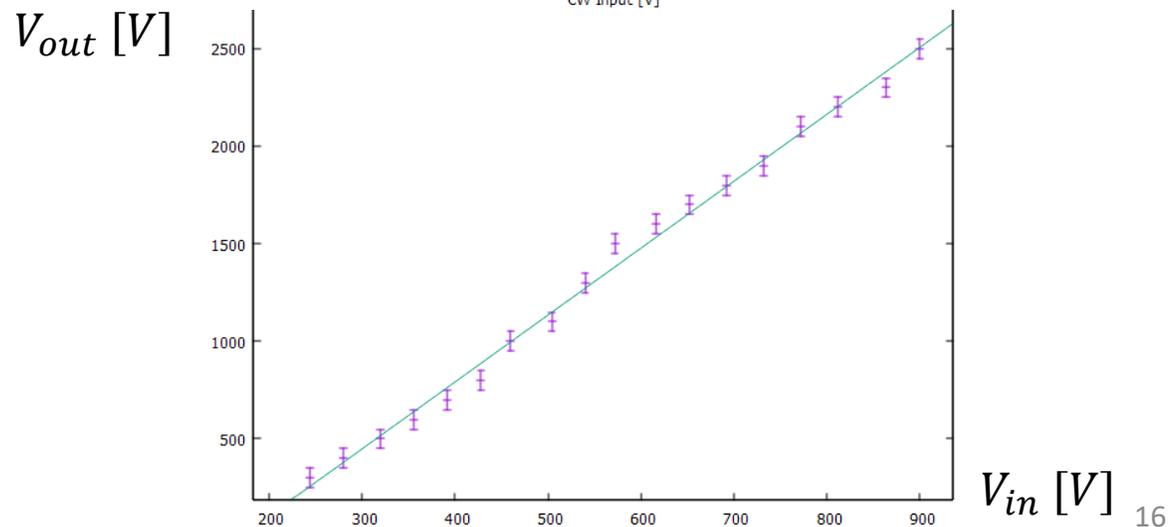
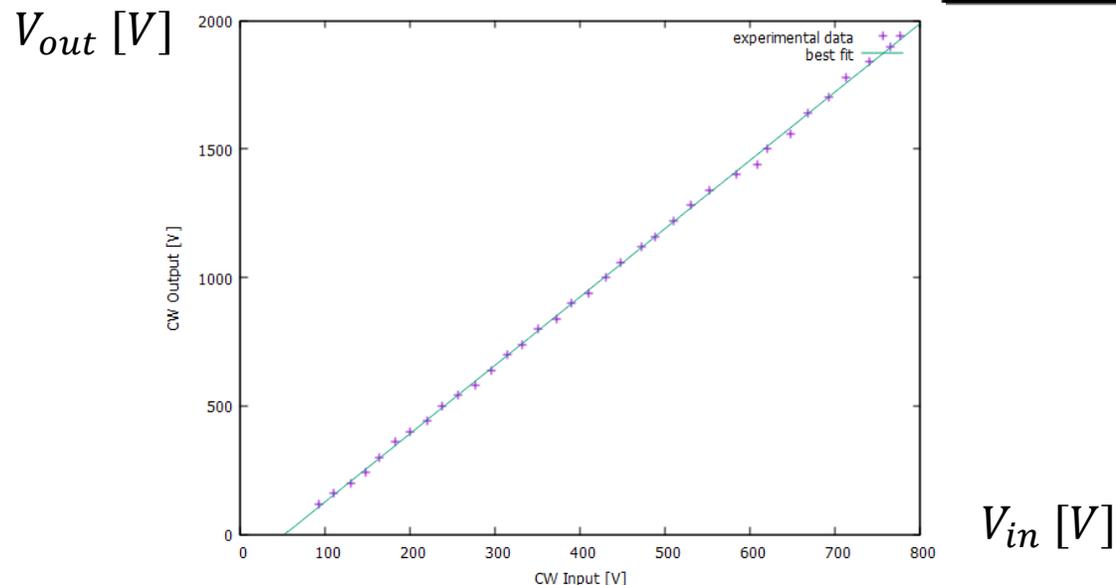
黒：厚み $25\mu\text{m}$ polyimideのsubstrate（絶縁体）

1個当たりに、 $C_{ideal} = 12.9 [nF]$ が、
実際作ったものの容量は9nF程度

→100nFには11枚が必要

FPCコンデンサの昇圧試験結果

- CW回路を組み立てて昇圧試験を行った
- 入力は10kHz
- 負荷抵抗は
 - 1回目（上）：2GΩ
 - 2回目（下）：10GΩ
- Efficiencyは
 - 1回目（上）：15.2%
 - 2回目（下）：34.3%
- 容量・抵抗を増やすことによってEfficiencyは良くなる



FPCコンデンサの10段CWの出力の入力依存性

コンデンサーの容量の増加に向けて

- FPCの長さを増やすと、コンデンサーの有効面積 \propto 容量 \uparrow
- 現在の試作品では、長さ484mmで9nF
- 同じ幅で作ると、100nFには、5378mmが必要
- 製作会社は、500mまで作れる！！

まとめと展望

- 電圧生成系に **SCW**回路を使うと、より高い電圧をより安定に、チェンバー内に作れる
- セラミックコンデンサーの放射線量が高い
→代わりに**FPC**コンデンサーを使う
- 放電対策、検出器の寸法、回路の配置を考慮しつつ、**FPC**コンデンサーの容量を最大化し、全ての要件を満たす**SCW**回路のデザインを設計中

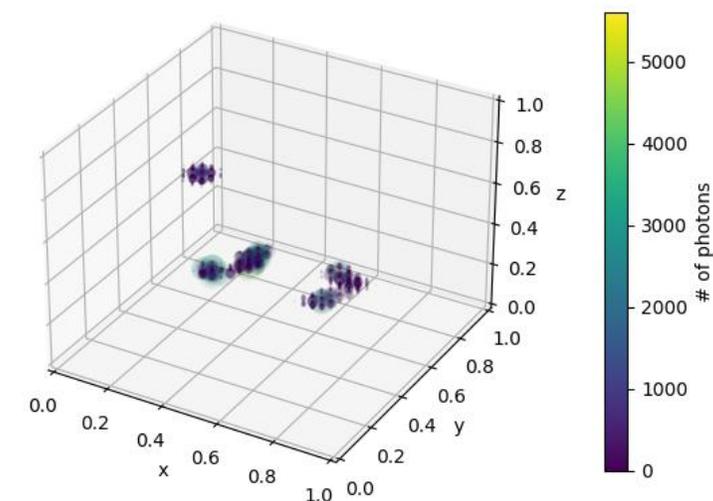
Backup Slides



How much is too much background radi

- Incident background radiation with energies near the Q-value of Xe-136's $0\nu\beta\beta$ decay (2.46 MeV) may be detected and mistaken for $0\nu\beta\beta$ decay signals if they, by pure random chance, produce a track similar enough to that of $0\nu\beta\beta$ decay (a two-blob shape) that machine learning algorithms detect it as a false positive.

label: bg, entry: r00347_f00098_e000031351, cluster:4

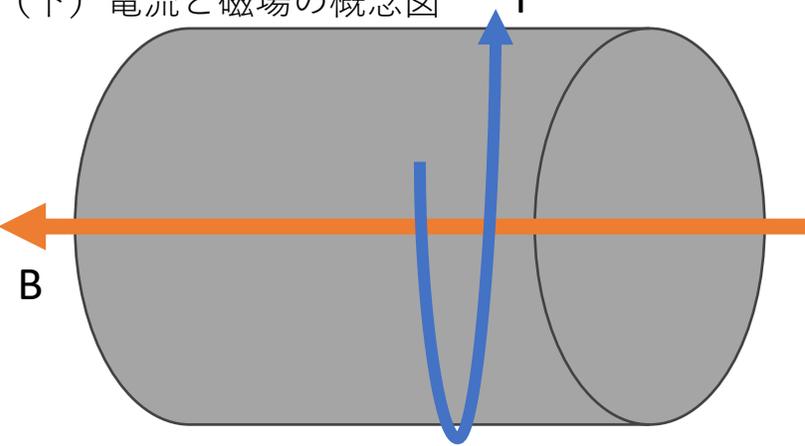


SCWのコンデンサーの電流について



(上) 40段におけるコンデンサー内の電流

(下) 電流と磁場の概念図



コンデンサーをTPCの ϕ 方向に沿って配置して、中に電流が流れると、 z 軸の磁場が発生

→シミュレーションでコンデンサーのピーク電流を求めた
ロード抵抗は10段につき $2G\Omega$ 、入力は10kHz、2kVpp

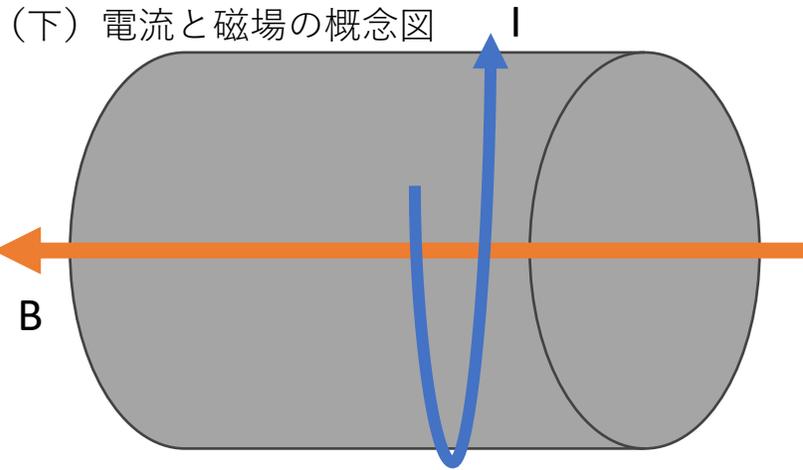
- $n=20 \rightarrow 1mA$
- $n=40 \rightarrow 2.5mA$
- $n=80 \rightarrow 6.25mA$

SCWのコンデンサーの電流について



(上) 40段におけるコンデンサー内の電流

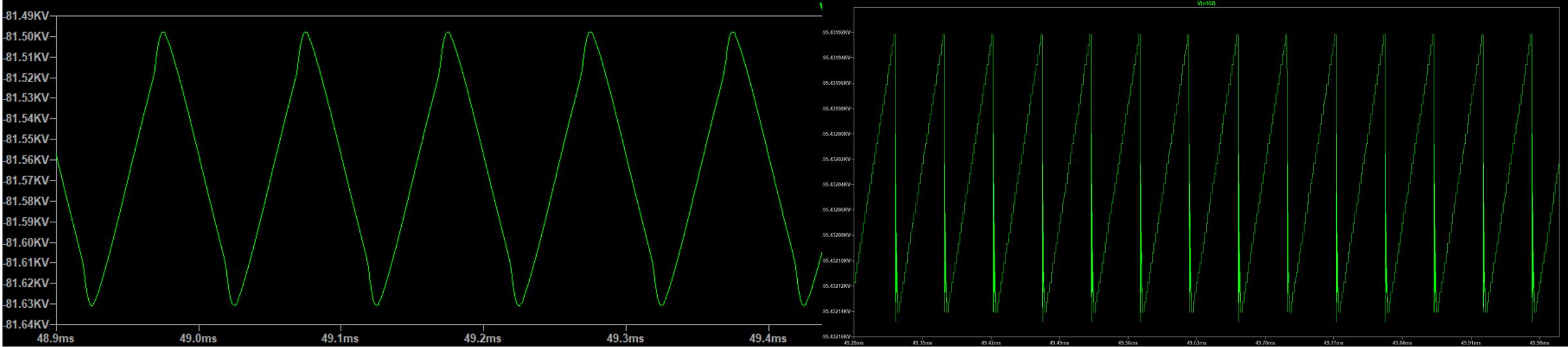
(下) 電流と磁場の概念図



2つの押し上げコラムの電流の方向は逆→消し合う
 $n=80$ の C_{1b} では、 $B_{peak} = \frac{\mu_0 I_{peak}}{2R} = 0.3125 [\mu T]$ using $R = 1.5[m]$
 合計： $0.3125 \times 80 = 25 [\mu T] \approx B_{earth}$ → 問題ない



CW, SCW Simulation Comparison



Experiment 1: CW Tests

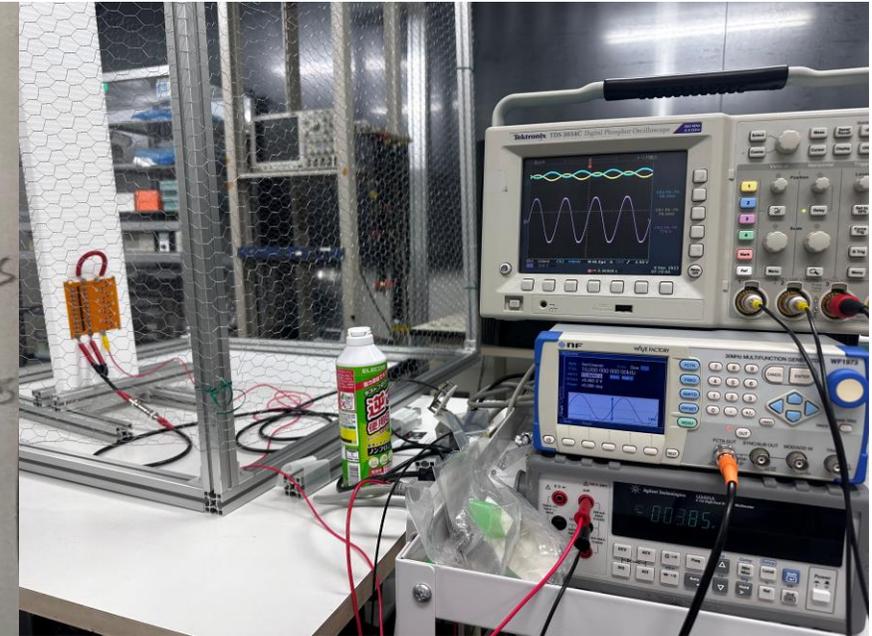
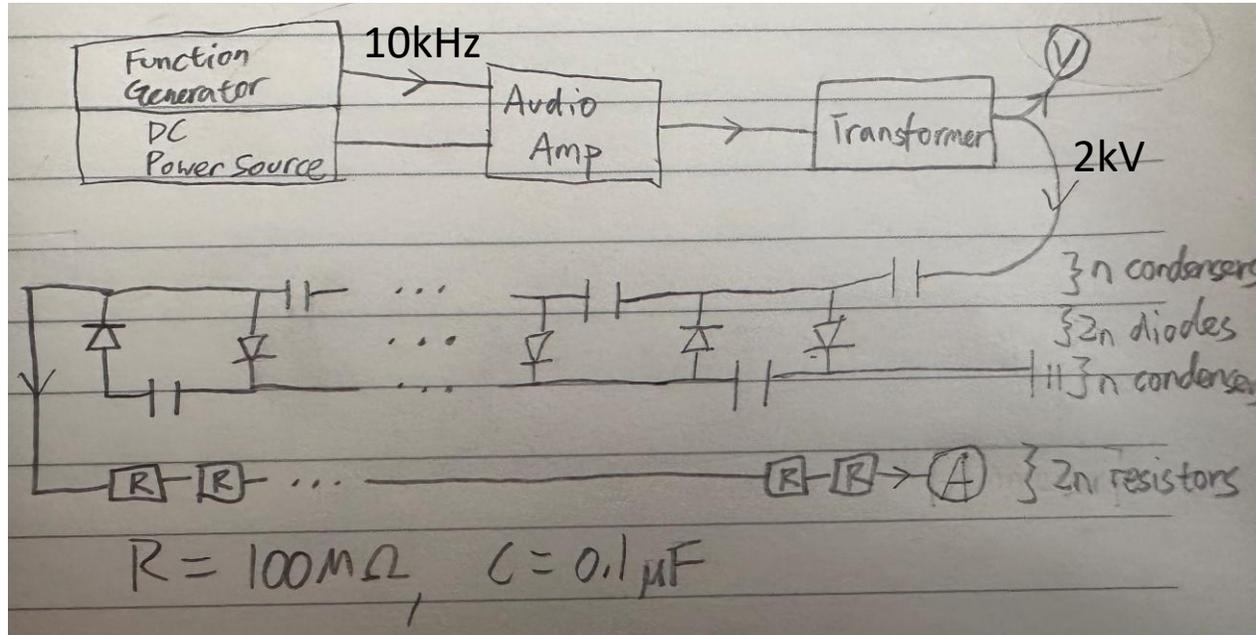


Fig 7. (Left) Schematic of the experimental setup

Fig 8. (Right) Photograph of the experimental setup (10CW)

Conducted with 10, 20, 30, 40, 50 stage CWs

SCW Feasibility Simulations

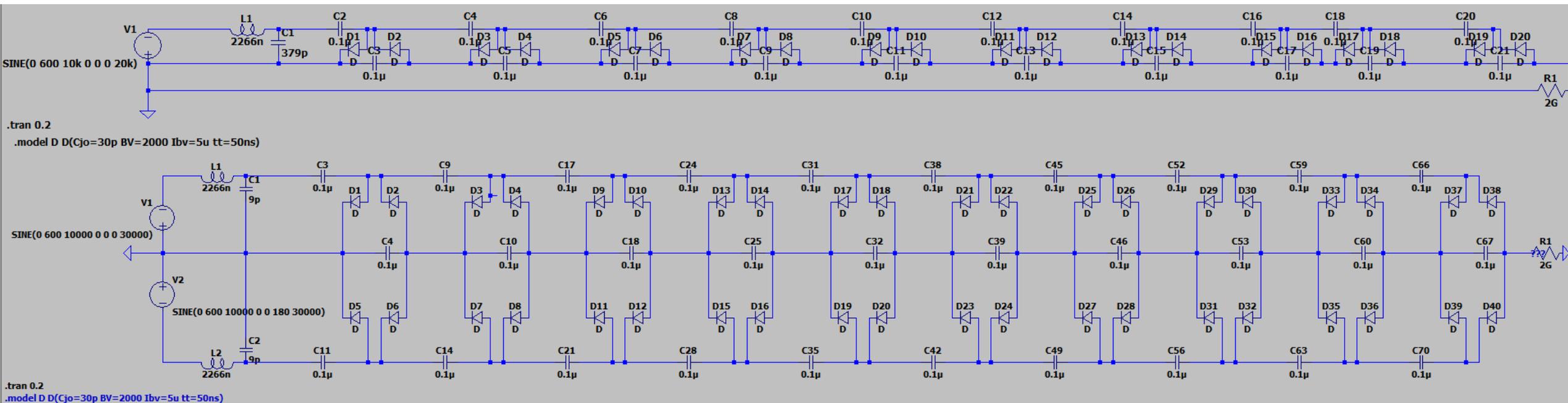


Fig 9. Circuit diagram of simulation 10CW (top), 10SCW (bottom)

SCW Feasibility Simulations

- Conducted with 10, 20, 40, 80-stage CWs and SCWs, plus the following variations to test the necessity of adding a whole other column of capacitors:
 1. Modified (S)CW: the capacitance of the first ten stages of capacitors was set to 0.15 μ F, 1.5x the experimental value used
 2. Partially Modified CW: the capacitance of the first ten stages of charging column capacitors was set to 0.15 μ F, 1.5x the experimental value used
 3. Alternatively Modified CW: aside from the first ten stages, the capacitance of all other capacitors was set to 0.082 μ F, 0.82x the experimental value used

Results



n	Experimental CW Output [kV]	Function Generator Output [mVpp]	Simulated CW Output [kV]	Simulated SCW Output [kV]	Experimental CW Efficiency	Simulated CW Efficiency	Simulated SCW Efficiency	CW RE Vpp [kV]	SCW RE Vpp [kV]	CW RE frequency [kHz]	SCW RE frequency [kHz]
10	-12.00	33.4	-11.96	-11.99	100%	99.7%	99.9%	0.0024	0.000032	10	20
20	-23.12	29.6	-23.69	-23.97	96.3%	98.7%	99.9%	0.011	0.00006	10	20
30	-32.52	25.7			90.3%						
40	-40.2	21.8	-46.01 *-46.38 △-46.20	-47.90 *-47.91	83.8%	95.9% *96.6% △96.3%	99.8% *99.8%	0.036 *0.030 △0.036	0.00012 *0.00011	10 *10 △10	20 *20
50	-46.2	18.9			77.0%						
80	-72**	—	-81.63 *-83.08 △-82.36 □-79.81	-95.43	75.0%	85.0% *86.5% △85.8% □83.1%	99.4%	0.13 *0.12 △0.13 □0.15	0.00022	10 *10 △10 □10	20

*: Modified (First 10 stages are 0.15uF)、△: Partially Modified (First 10 charging column stages are 0.15uF)、□: Alternately Modified (Everything aside from first 10 stages are 0.082uF)

** : Taken from Kobayashi-san's Bachelor's Thesis

Results

$$\Delta V_{\text{total}} = \frac{q}{C} \left(\frac{2}{3}n^3 + \frac{1}{2}n^2 - \frac{n}{6} \right)$$

$$= \frac{I}{fC} \left(\frac{2}{3}n^3 + \frac{1}{2}n^2 - \frac{n}{6} \right) \quad 2\delta V = \frac{q}{C} \left(\frac{n(n+1)}{2} \right) = \frac{I}{fC} \left(\frac{n(n+1)}{2} \right)$$

n	RC [s]	Experimental VD [kV]	Simulated VD [kV]	Theoretical VD [kV]	Experimental RE [kVpp]	Simulated RE [kVpp]	Theoretical RE [kVpp]
10	4000	0.00	0.04	0.0043	<0.02	0.0024	0.00033
20	16000	0.88	0.31	0.033	<0.04	0.011	0.0013
30	36000	3.48		0.11	<0.06		0.0028
40	64000	7.8	1.99	0.26	<0.08	0.036	0.0049
50	100000	13.8		0.50	<0.10		0.0076

- Experimental RE was unable to be measured as the precision of the ammeter used was only $\pm 0.01\mu\text{A}$, above the expected magnitude of the current ripple induced
- Magnitude of VD and RE was orders larger in both experiment and simulation than theoretically predicted (where applicable), either because the number of stages is sufficiently high such that corrections involving higher order n is required to accurately predict both, or the input frequency is high enough such that the capacitors do not respond uniformly
- The time constant of the circuit, RC, (specifically, the C portion) was approximately of order 10^0 to 10^2 s (from the time it took the disconnected circuit to completely discharge), lower than expected
 - Most possibly due to the lower stages' inability to fully charge the upper stages in time
 - Since VD depends on RC, this may explain why the calculated theoretical VD is lower than the experimental and simulated values

Results

- Assumin, $\Delta V_{\text{total}} = \frac{q}{C} \left(\frac{2}{3}n^3 + \frac{1}{2}n^2 - \frac{n}{6} \right)$
 $= \frac{I}{fC} \left(\frac{2}{3}n^3 + \frac{1}{2}n^2 - \frac{n}{6} \right)$
- holds true, and there is no parasitic impedance, the average effective capacitance of each capacitor in a CWVM are as follows.

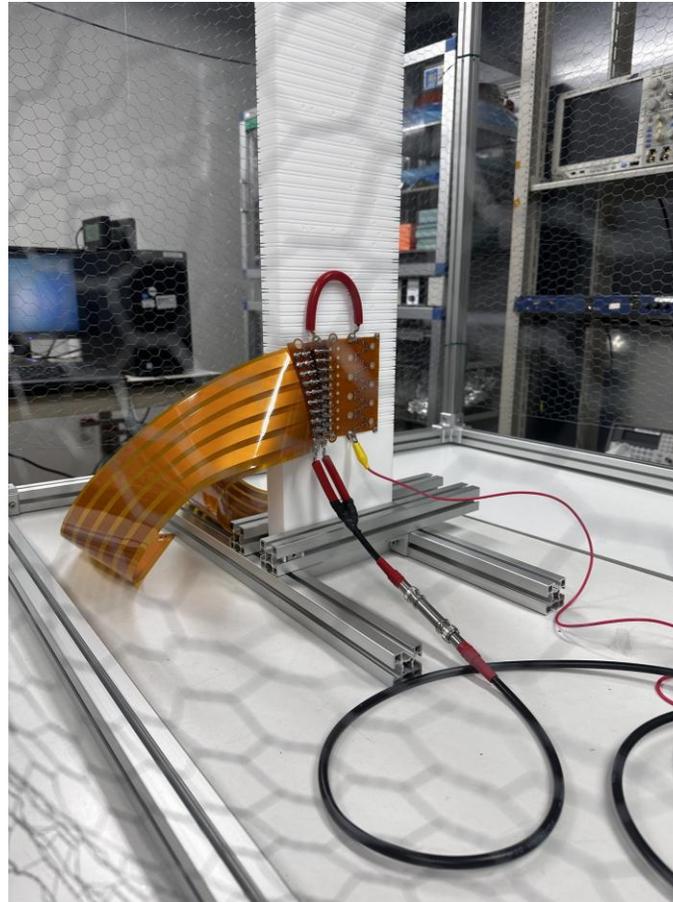
n	Avg C [nF]
20	3.77
30	3.18
40	3.34
50	3.68

- → fluctuates around 3nF

Conclusions reg. Exp. 1 & Simulations

- Efficiency increases in order AMCW, CW, PMCW, MCW, SCW=MSCW → AMCW is not feasible
- The increase in efficiency from CW to PMCW to MCW is of order 0.01 while the increase in efficiency from MCW to SCW is of order 0.1 → SCW is the most feasible
- As the impedance load increases, the efficiency of the **audio amp-transformer power source** increases
 - However, as the audio-amp came without a manual or a circuit diagram, further analysis seems impossible
- Experimental efficiency was lower than simulated efficiency on most counts, meaning that further losses that were not modelled are present
- The theoretical formulas for VD and RE are not applicable for practical use in this case

Experiment 2: FPC Capacitor Tests



Figs 9, 10. Photographs of the experimental setup

- The capacitance of each capacitor was measured with a tester probe to be 6.65 ± 0.04 nF, and they were confirmed to be able to withstand potential differences of up to 1kV
- M2 screws were used to affix the capacitor sheets to the CW circuit
- The tail end of the capacitors were inserted into a Ziploc bag to prevent mutual contact (and contact with the aluminium base)
- The experiment was conducted thrice, with 10CW and 10kHz input, varying the input voltage and recording the output voltage

Conclusions reg. Exp. 2

- Discharge marks were found neither on the capacitors nor on the (S)CW circuit itself, suggesting that either the discharge was too weak to distort the plastic, or it occurred elsewhere
 - Prime candidates are the tail ends of the M2 screws sticking out from above the (S)CW circuit
- The FPC capacitors work, but they have lower capacitances than expected
 - Possibly due to the amount of resin between the plates being higher than expected, resulting in a higher plate separation d
- The FPC capacitor CW works, but it has $1/4^{\text{th}}$ the efficiency of the ceramic capacitor CW
 - Possibly due to a combination of the following factors: the low capacitance of the FPC capacitors, the increased parasitic impedance introduced by the use of M2 screws, the load resistance not matching the source resistance resulting in efficiency loss
 - Adjacent sheets of FPC capacitors may be too close, resulting in the space between adjacent sheets acting as another capacitor, lowering efficiency

耐電圧用コンデンサの容量

- 長さ145mm
- Scaledは前の長さ481.33nmとなったときの容量

	A [nF]	B [nF]	C [nF]	D [nF]	E [nF]	Average [nF]	Scaled [nF]
12mm	1.635	1.610	1.660	1.669	1.671	1.65±0.04	5.47±0.14
13mm	1.797	1.803	1.830	1.796	1.890	1.82±0.07	6.1±0.3
14mm	1.991	1.995	1.980	1.953	2.087	2.00±0.09	6.6±0.3
15mm	2.251	2.196	2.128	2.121	2.203	2.180±0.07	7.24±0.3
16mm	2.481	2.319	2.283	2.294	2.293	2.33±0.15	7.8±0.5
17mm	2.647	2.479	2.475	2.468	2.426	2.60±0.15	8.3±0.5
18mm	2.743	2.687	2.661	2.670	2.652	2.683±0.06	8.9±0.2