

PDD改良版XRPIXの放射線耐性 XRPIX8.7の性能評価の報告

中谷萌乃

東京理科大学創域理工

藤田紗弓, 志賀文哉, 安齋俊晟, 佐藤光, 幸村孝由 (東理大), 内田悠介(JAXA/ISAS), 倉知郁生(D&S),
鶴剛, 内田裕之, 成田拓仁, 上林暉, 上村悠介(京大), 森浩二, 武田彩希, 鈴木寛大, 西岡祐介, 湊田悠太, 吉田大雅,
角谷昂亮, 鎌田信壱, 黒木瑛介, 齊藤悠人, 佐々木悠任, 犬童真衣人, 坂本翼(宮崎大), 信川久実子, 桒野慧, 松井怜生(近畿大),
萩野浩一, 松橋裕洋, 佐藤璃輝(東大), 田中孝明(甲南大), 上ノ町水紀(東科学大), 新井康夫(KEK)

XRPIX：天文衛星への搭載を目指す**X線**を検出する**半導体X線検出器**

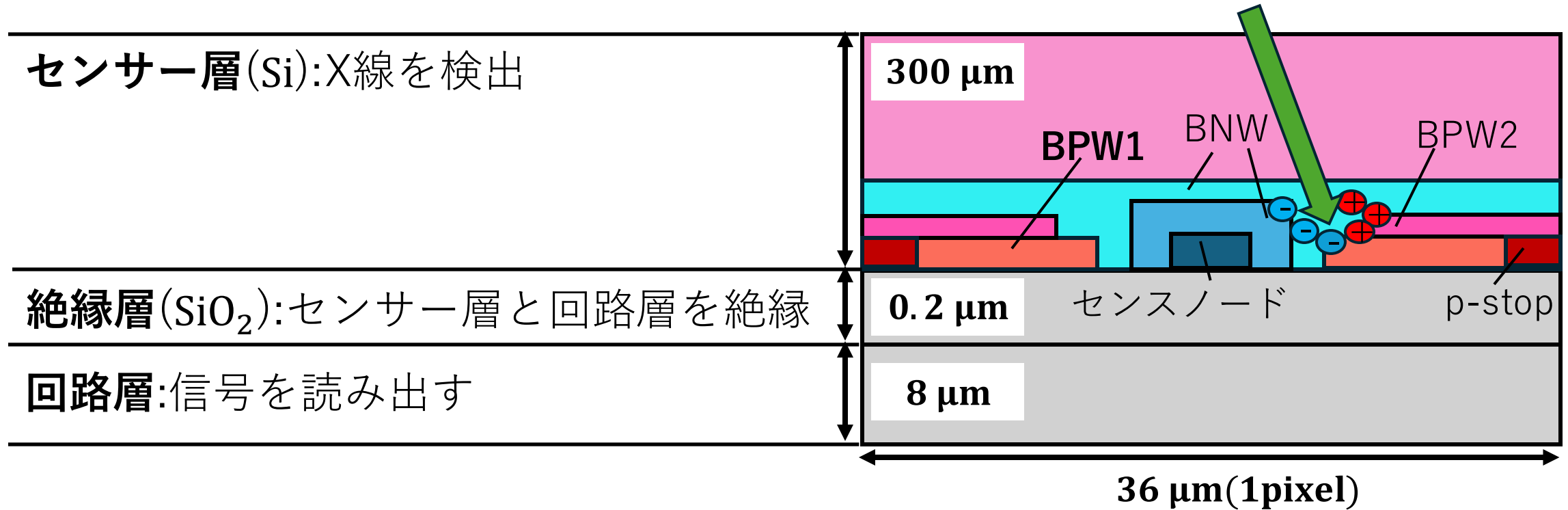


図1.PDD構造の1ピクセルの断面図

X線検出の流れ

- ・ XRPIXにX線が入射する。
- ・ 光電吸収でセンサー層に電子正孔対が生成される。
- ・ センサー層の電場で**電荷を回収**し、X線を検出する。

※PDD=Pinned Depleted Diode

TID (Total Ionizing Dose) 効果

高エネルギーの荷電粒子や高輝度のX線が半導体検出器に入射すると、**性能劣化**を起こす。

- ①正電荷の蓄積
- ②界面準位の生成

①正電荷の蓄積

絶縁層で光電吸収を起こした場合、

→電子は電極で回収

→**正孔**は移動度が10桁程度低く
絶縁層に蓄積

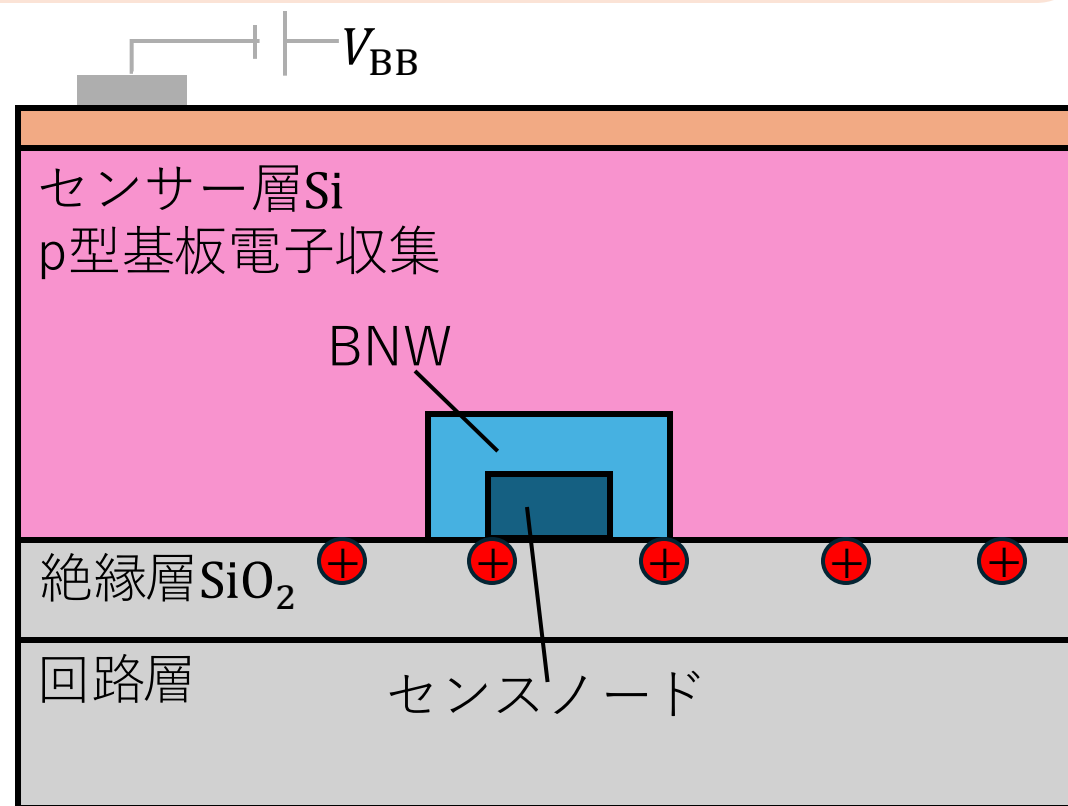


図2.XRPIXの1ピクセルの断面図

TID (Total Ionizing Dose) 効果

高エネルギーの荷電粒子や高輝度のX線が半導体検出器に入射すると、**性能劣化**を起こす。

- ①正電荷の蓄積
- ②界面準位の生成

②界面準位の生成

正電荷の蓄積で陽子が出てくる
→電場によりSi/SiO₂界面に移動
→界面の未結合手の水素が取れ、
界面準位ができる＝生成/再結合が起きやすい。

- ・ 光電吸収では、キャリアが過剰になるので、再結合が起きやすい＝電荷の一部を失う。
- ・ 空乏層では、キャリアが欠乏しているので、生成しやすい＝暗電流となる。

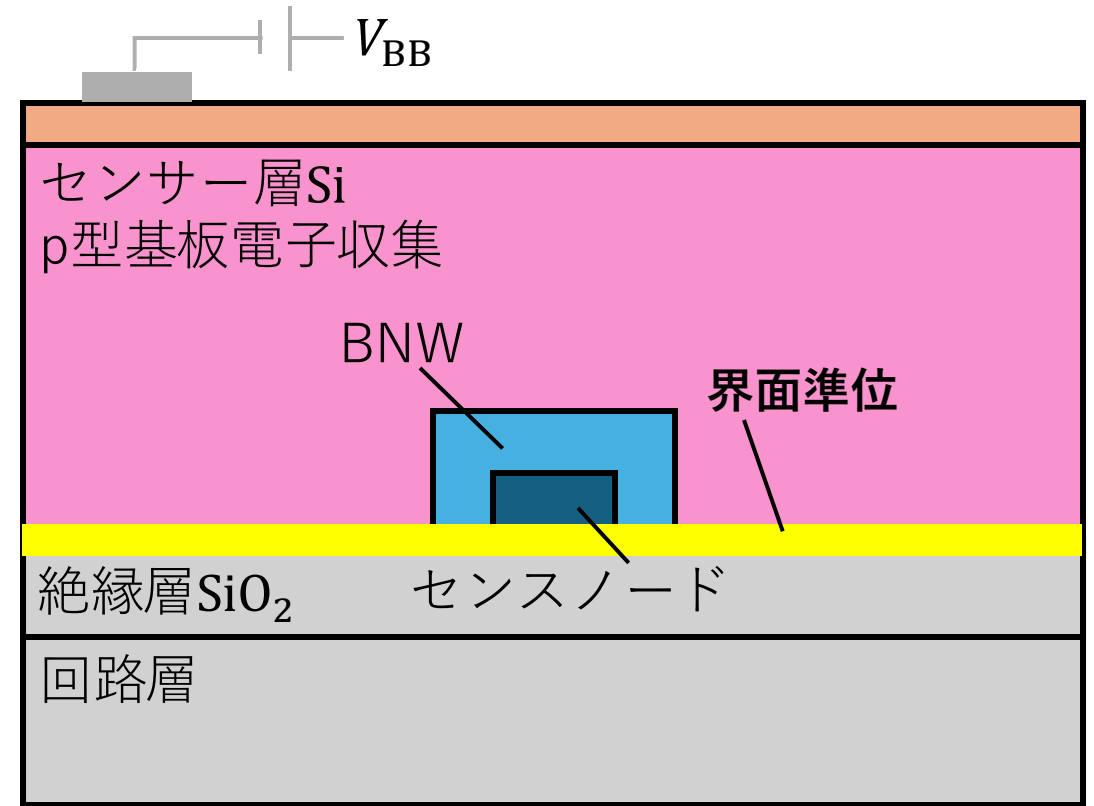


図3.XRPIXの1ピクセルの断面図

従来型(XRPIX8.5)での暗電流増加の原因

5

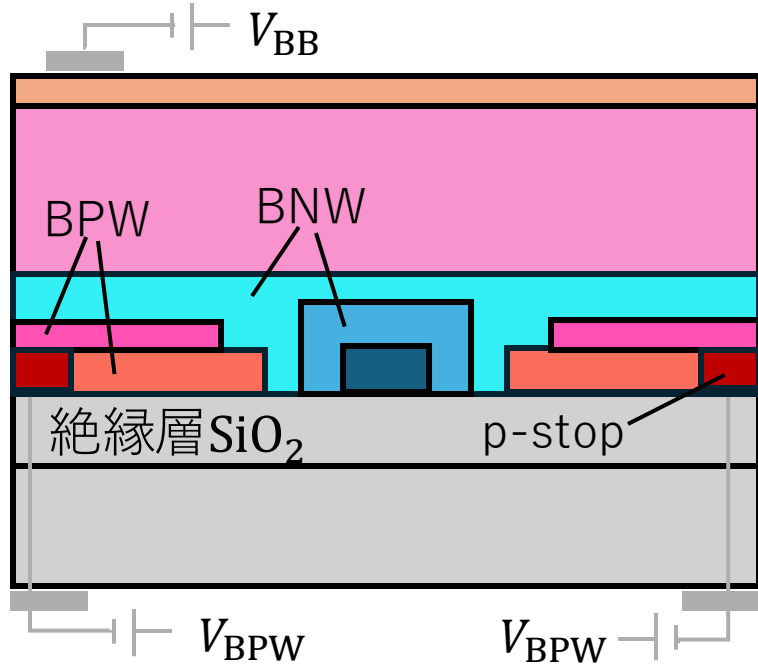


図4.PDD構造の1ピクセルの断面図

- p-stopに**負電圧**を印加し、**正電荷**のポテンシャルを打ち消す。
- センサー/絶縁層界面をBNW,BPWで覆い**界面準位**によるキャリア生成を再結合により抑制する。

放射線損傷

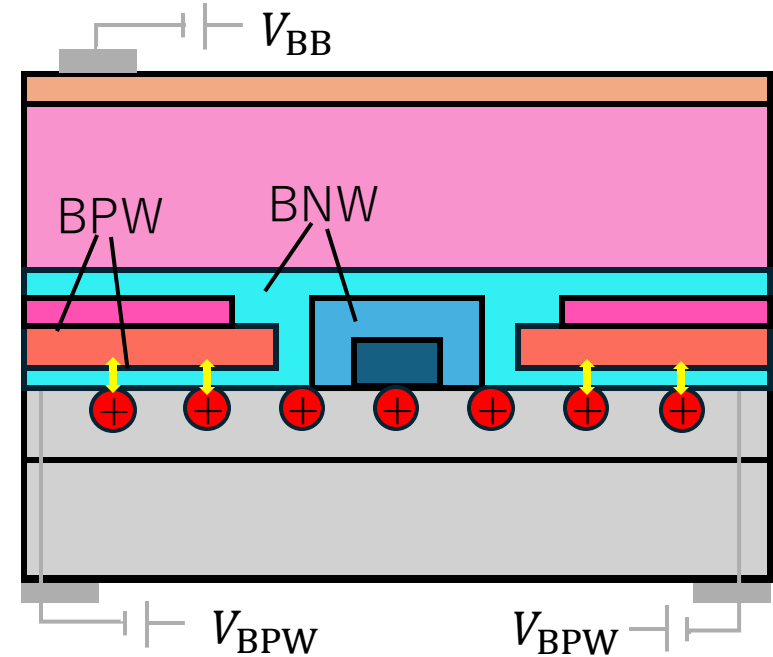


図5.PDD構造の1ピクセルの断面図

- 絶縁層の**蓄積正電荷**によってP型半導体が反発する。
- 界面のP型半導体の**正孔密度が低くなる**。
- 電荷が再結合できず**電極に回収**され、ノイズになる(**暗電流**)

従来型(XRPIX8.5)での暗電流増加の原因

6

デバイスシミュレーションで正孔密度を確認

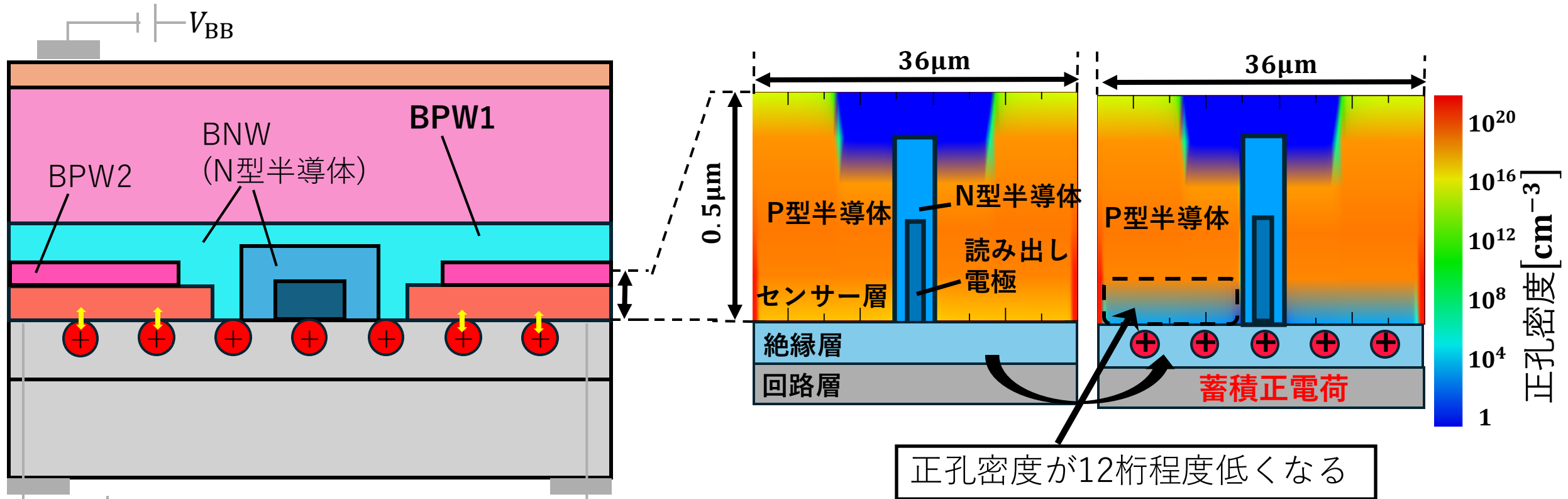


図6.PDD構造の1ピクセルの断面図

図7. デバイスシミュレーションで確認した界面の正孔密度

Sim.より、絶縁層に蓄積正電荷を置くと界面の**正孔密度が低くなる**。

暗電流増加を抑制する改善案

7

界面の正孔密度が低くなり、界面準位由来の電荷が電極に回収され、**暗電流**になる。

【改善案】

BPW1の**不純物濃度を高く**する→絶縁層の蓄積正電荷と全てとは反発しないのでは？

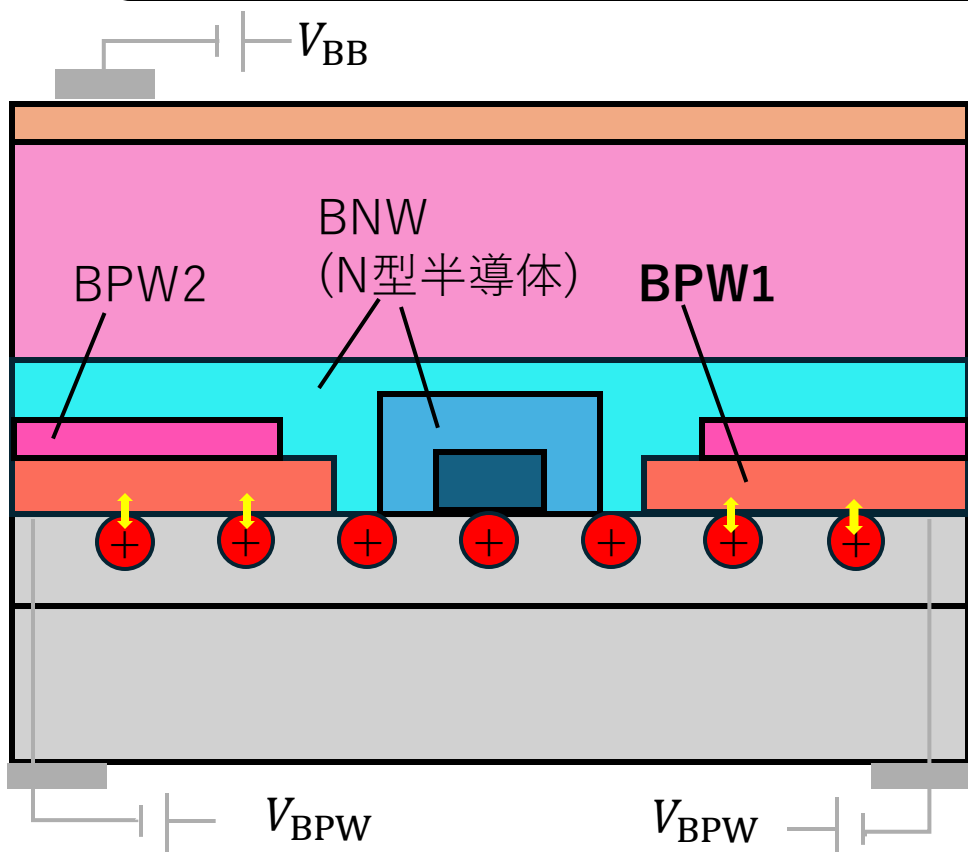


図8.PDD構造の1ピクセルの断面図

・デバイスシミュレーションで正孔密度を確認

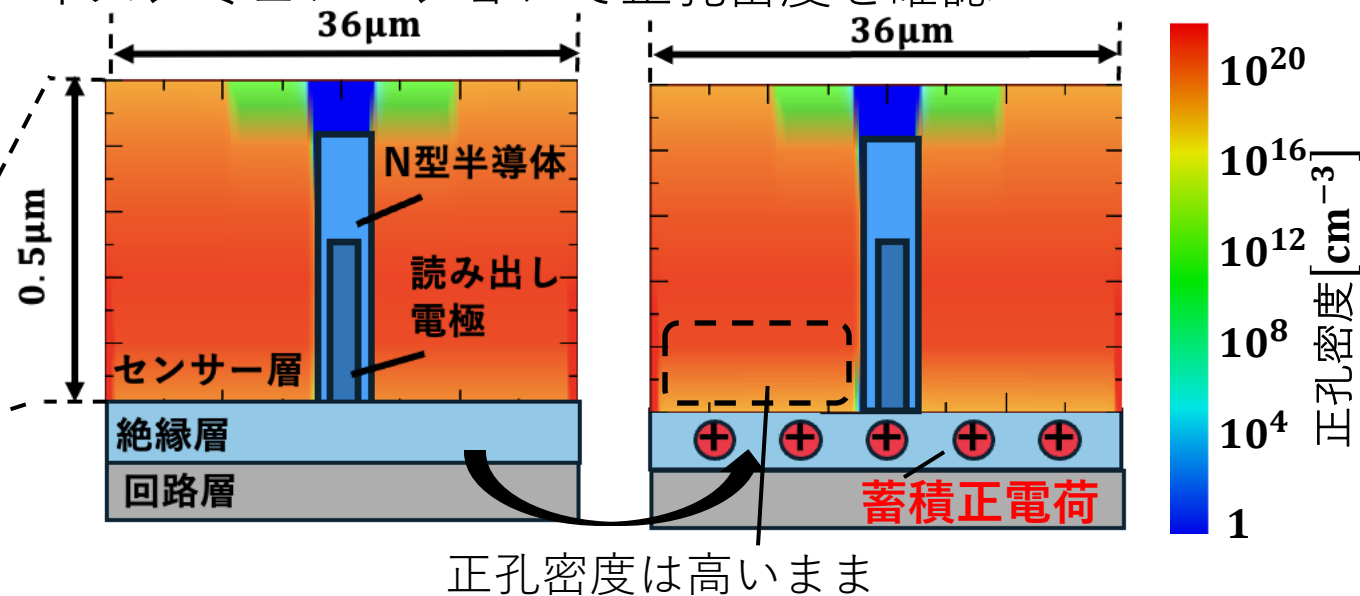


図9.デバイスシミュレーションで確認した界面の正孔密度

不純物濃度を高くすることで放射線損傷後でも界面付近の正孔密度は減少しない。

デバイスシミュレーションで暗電流を確認

BPW1の不純物濃度の変化

(元々の濃度から1, 2, 4, 6, 8, 10倍の6通り)

Q_{box} :蓄積正電荷の量

- 絶縁層の正電荷の量が増加するにつれ、暗電流は全体的に増えている。
 - しかし、P型半導体の不純物濃度を高くするほど**暗電流は抑制**できている。
- ➡できるだけ高濃度にしたい

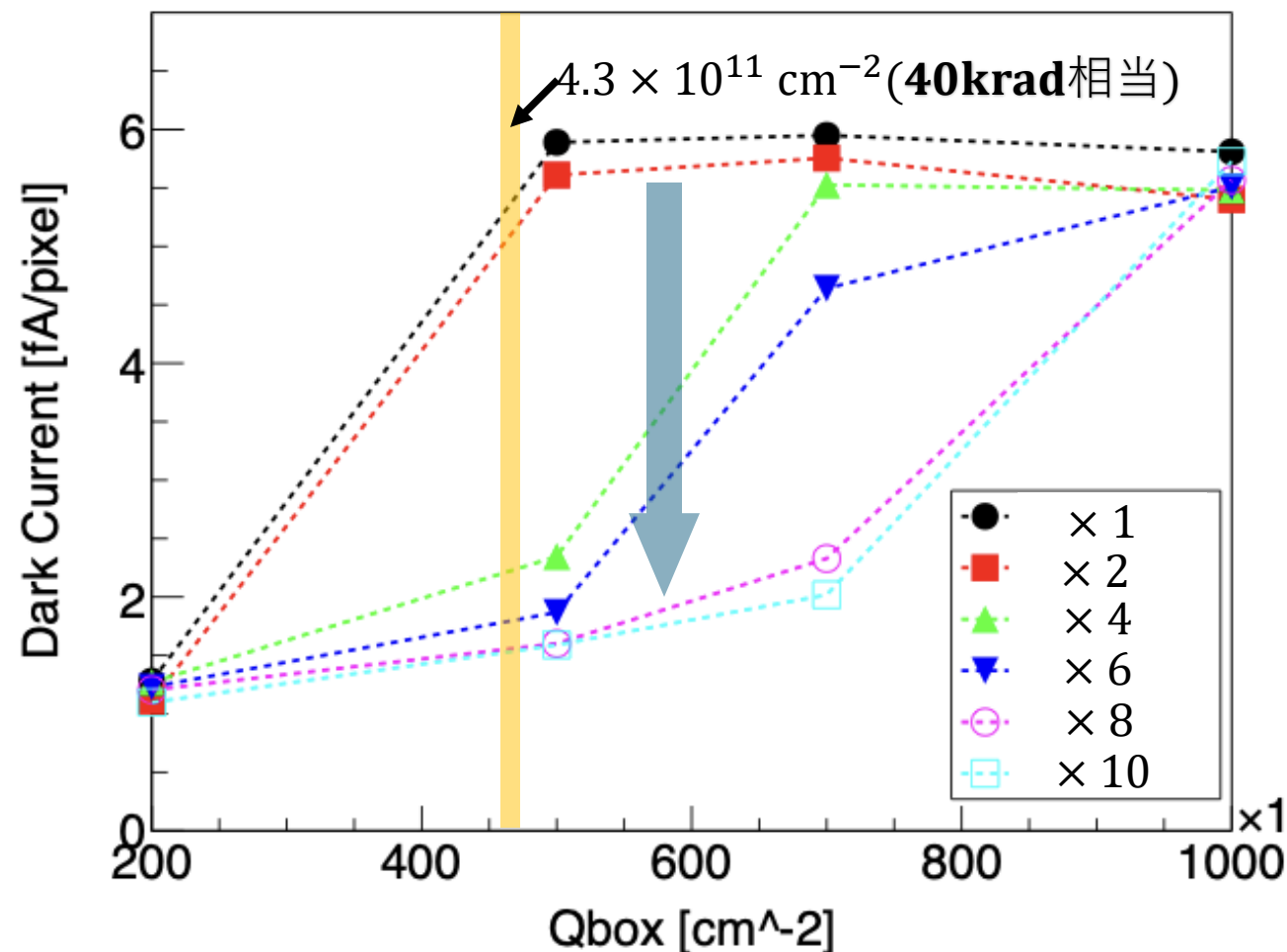


図10. P型半導体の不純物濃度を変更した際の暗電流の蓄積正電荷量依存性のSim.結果

暗電流増加を抑制する改善案

8

デバイスシミュレーションで暗電流を確認

BPW1の不純物濃度の変化

(元々の

Q_{box} :蓄

シミュレーション結果より、P型半導体の不純物濃度を
10倍にしたXRPIX8.7を試作した。
(PDD構造をベースとしている。)

・絶縁

暗電

- ・しかし、P型半導体の不純物濃度を高くするほど**暗電流は抑制**できている。

→できるだけ高濃度になりたい

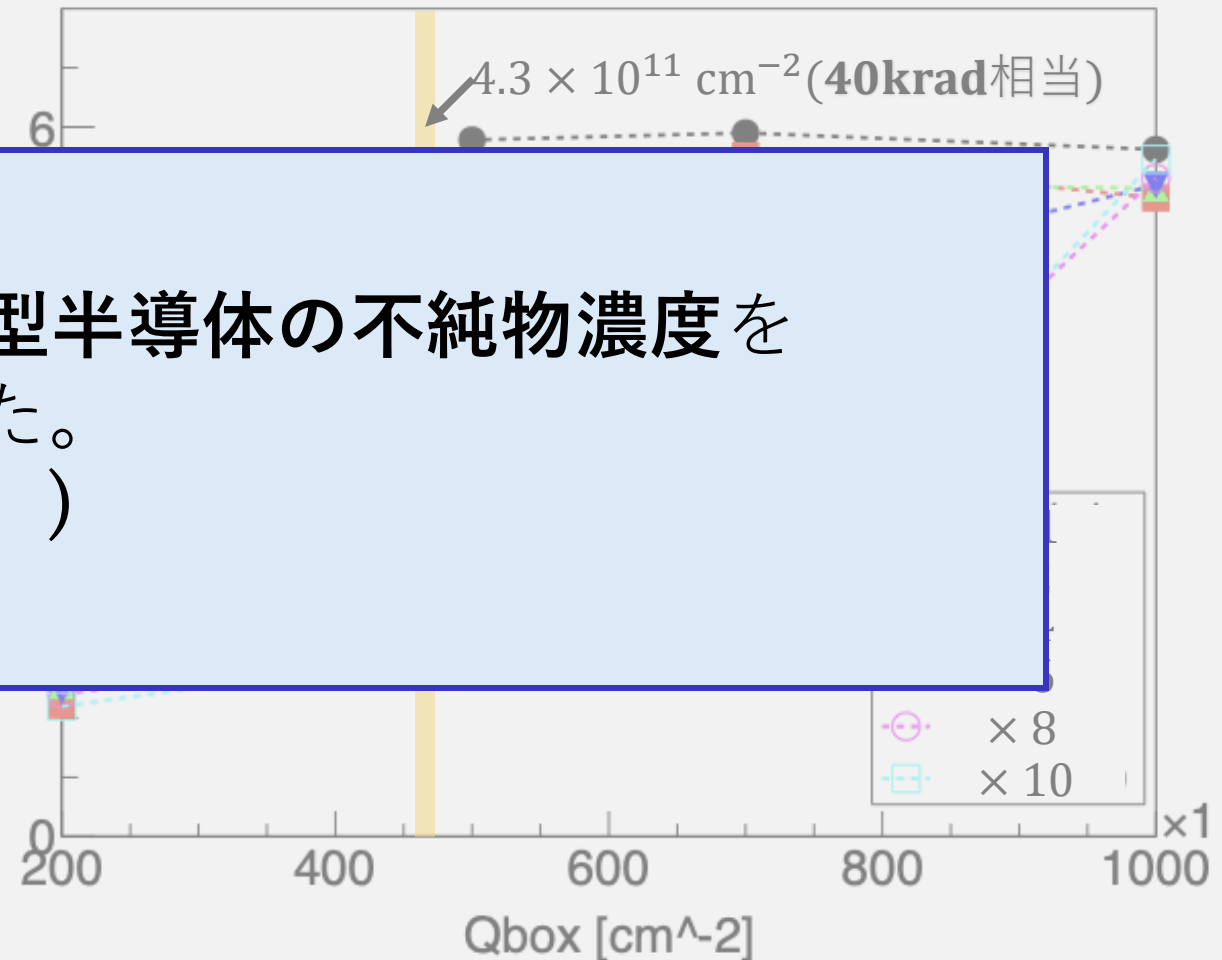


図10. P型半導体の不純物濃度を変更した際の暗電流の蓄積正電荷量依存性のSim.結果

BPW1の高濃度化による懸念点

高濃度化によりBPW1とセンスノード間の空乏層幅が縮まり、**センスノード容量が増加する可能性**。

TEG(Test Element Group)チップを使用した容量測定

XRPIX8.5(BPW1が1倍)とXRPIX8.7(BPW1が**10倍**)のTEGチップを使って測定。

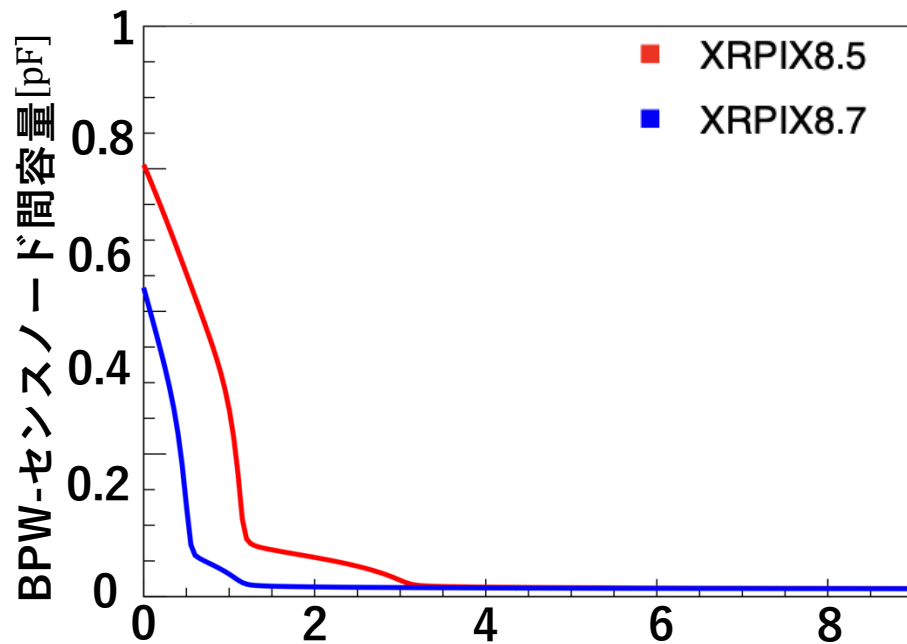


図11.BPWとセンスノード間の容量結果
(V_{BB} なし, $V_{SN} = 0.8 V$)

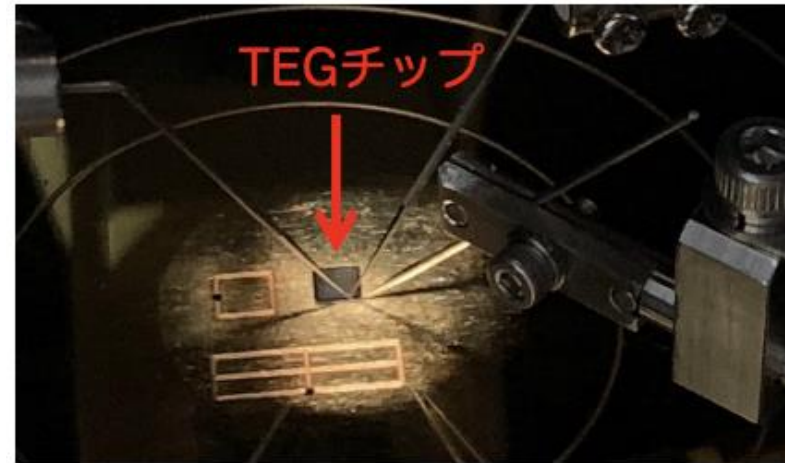


図12.実験の様子

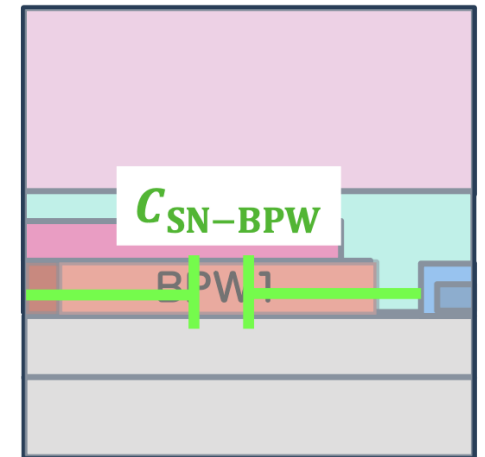


図13.PDD構造の片面断面図

BPWとセンスノード間の容量は**XRPIX8.7**で低くなり、**ゲインの増加**と**読み出しノイズの低下**が期待できる。

V_{BPWPIX} の最適化

XRPIX8.7でBPWに印加する電圧 V_{BPWPIX} の最適値を求め、XRPIX8.5と8.7の性能を比較した。

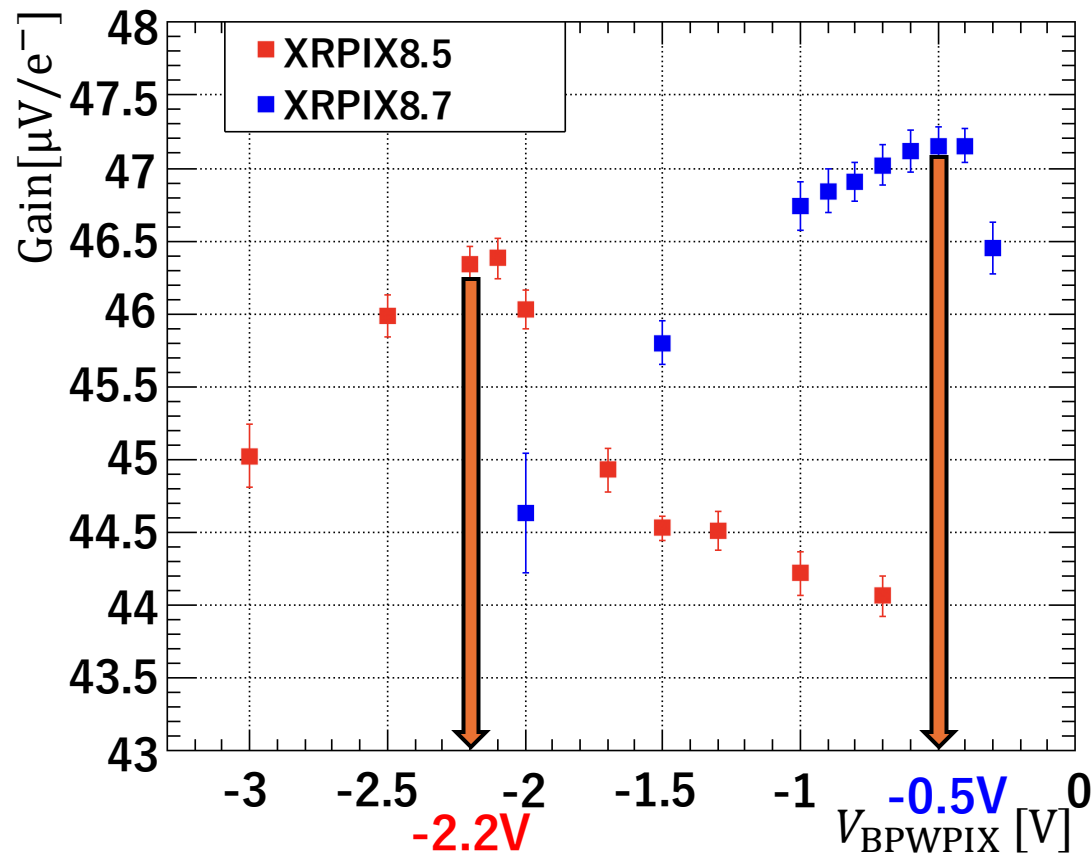


図14. XRPIX8.5と8.7の V_{BPWPIX} によるゲイン

V_{BPWPIX} を変化させたときのゲインを求め、ゲインが最大になる時の V_{BPWPIX} を最適値とした。

最適値は

XRPIX8.5では $V_{BPWPIX} = -2.2 \text{ V}$,

XRPIX8.7では $V_{BPWPIX} = -0.5 \text{ V}$ となった。

この V_{BPWPIX} 最適値で精度よく性能評価を行うために、XRPIX8.5と8.7で統計量を増やして測定を行った。

	XRPIX8.5 $V_{\text{BPWPPIX}} = -2.2\text{V}$	XRPIX8.7 $V_{\text{BPWPPIX}} = -0.5\text{V}$
暗電流 [$\text{e}^-/\text{ms}/\text{pixel}$]	18.31 ± 0.04	3.31 ± 0.01
ゲイン [$\mu\text{V}/\text{e}^-$]	46.29 ± 0.12	47.14 ± 0.13
分光性能 (FWHM)[eV]	241.3 ± 1.0	233.5 ± 1.0
読み出しノイズ [e^-]	20.02 ± 0.04	24.00 ± 0.06

XRPIX8.5に対するXRPIX8.7の性能評価

暗電流 **約18%減少**

ゲイン **約2%増加**

分光性能 **約3%改善**

読み出しノイズ **約20%増加**

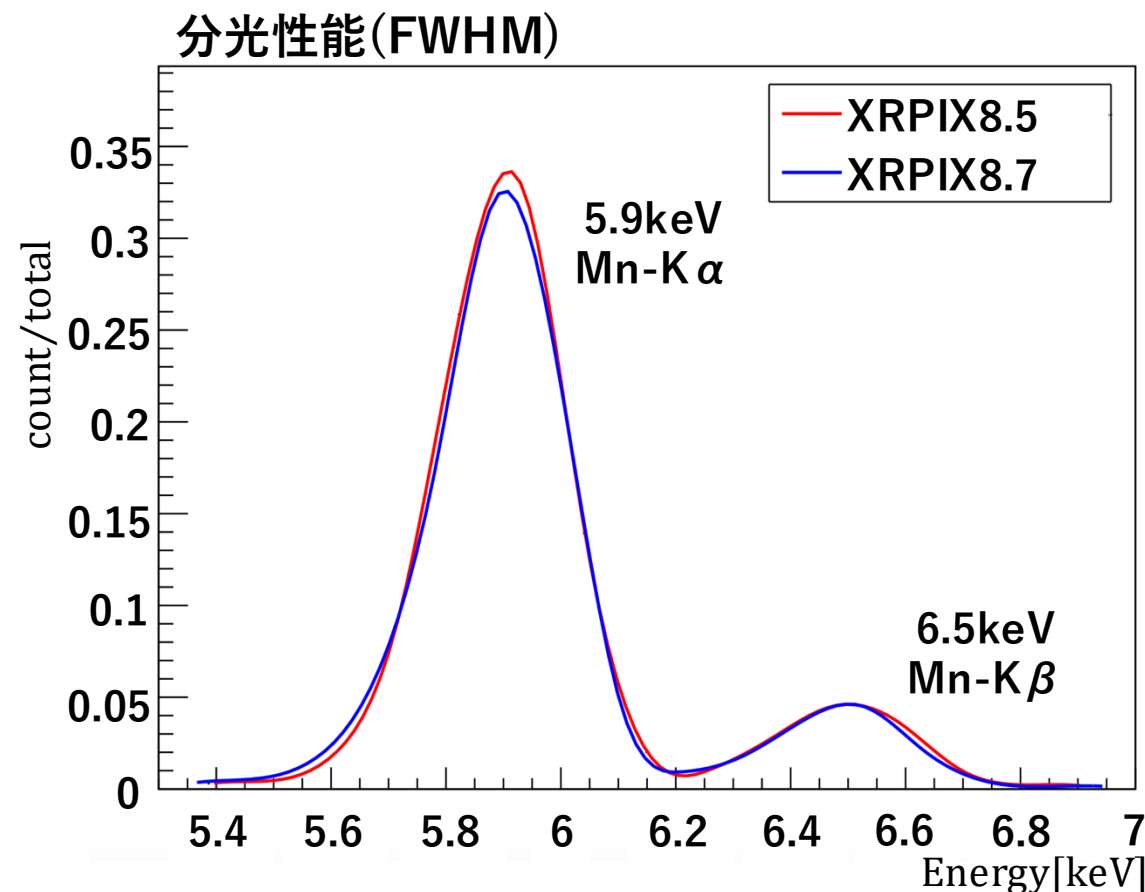


図15. XRPIX8.5と8.7の最適値 V_{BPWPPIX} でのスペクトル

XRPIX8.7の性能評価実験の結果

13

	XRPIX8.5 $V_{\text{BPWPPIX}} = -2.2\text{V}$	XRPIX8.7 $V_{\text{BPWPPIX}} = -0.5\text{V}$
暗電流 [$\text{e}^-/\text{ms}/\text{pixel}$]	18.31 ± 0.04	3.31 ± 0.01
ゲイン [$\mu\text{V}/\text{e}^-$]	46.29 ± 0.12	47.14 ± 0.13
分光性能 (FWHM)[eV]	241.3 ± 1.0	233.5 ± 1.0
読み出しノイズ [e^-]	20.02 ± 0.04	24.00 ± 0.06

XRPIX8.5に対するXRPIX8.7の性能評価

暗電流 **約18%減少**

ゲイン **約2%増加**

分光性能 **約3%改善**

読み出しノイズ **約20%増加**

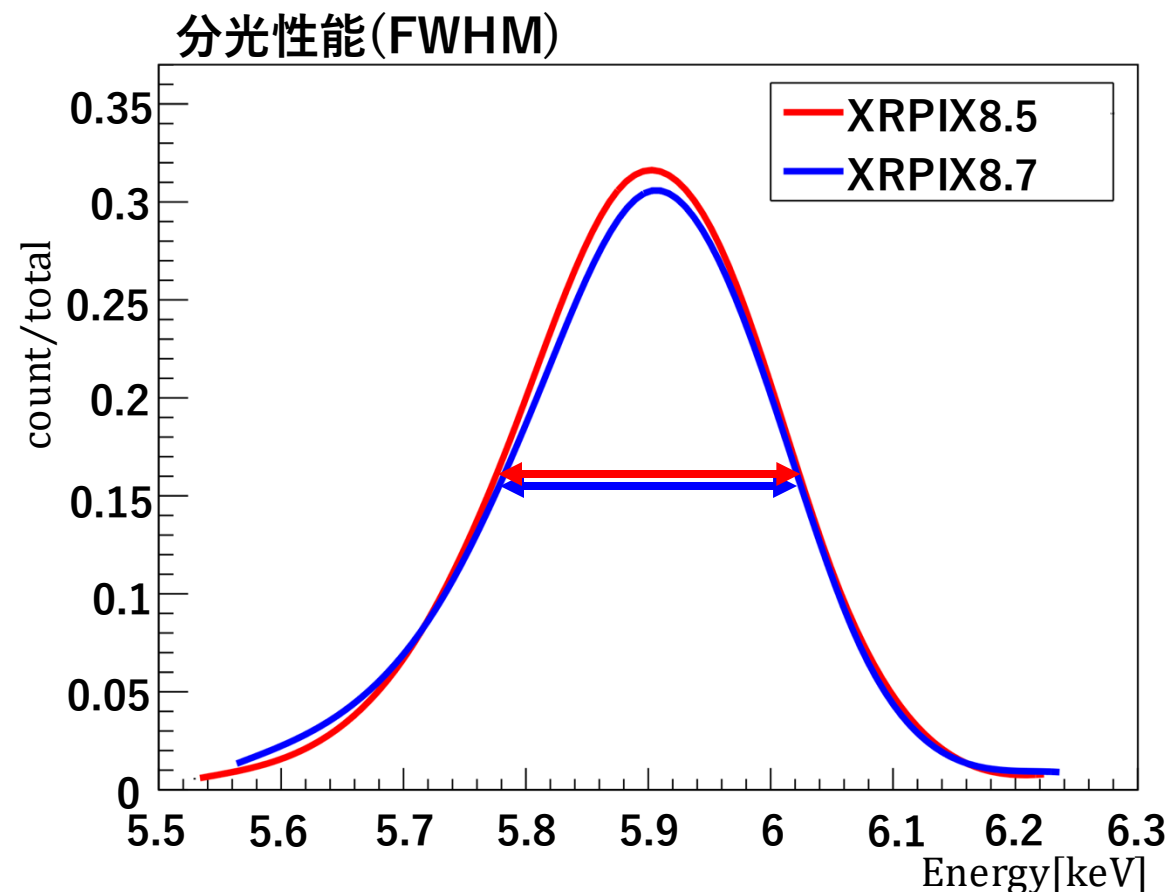


図16.XRPIX8.5と8.7の
最適値 V_{BPWPPIX} でのMn - K α スペクトル

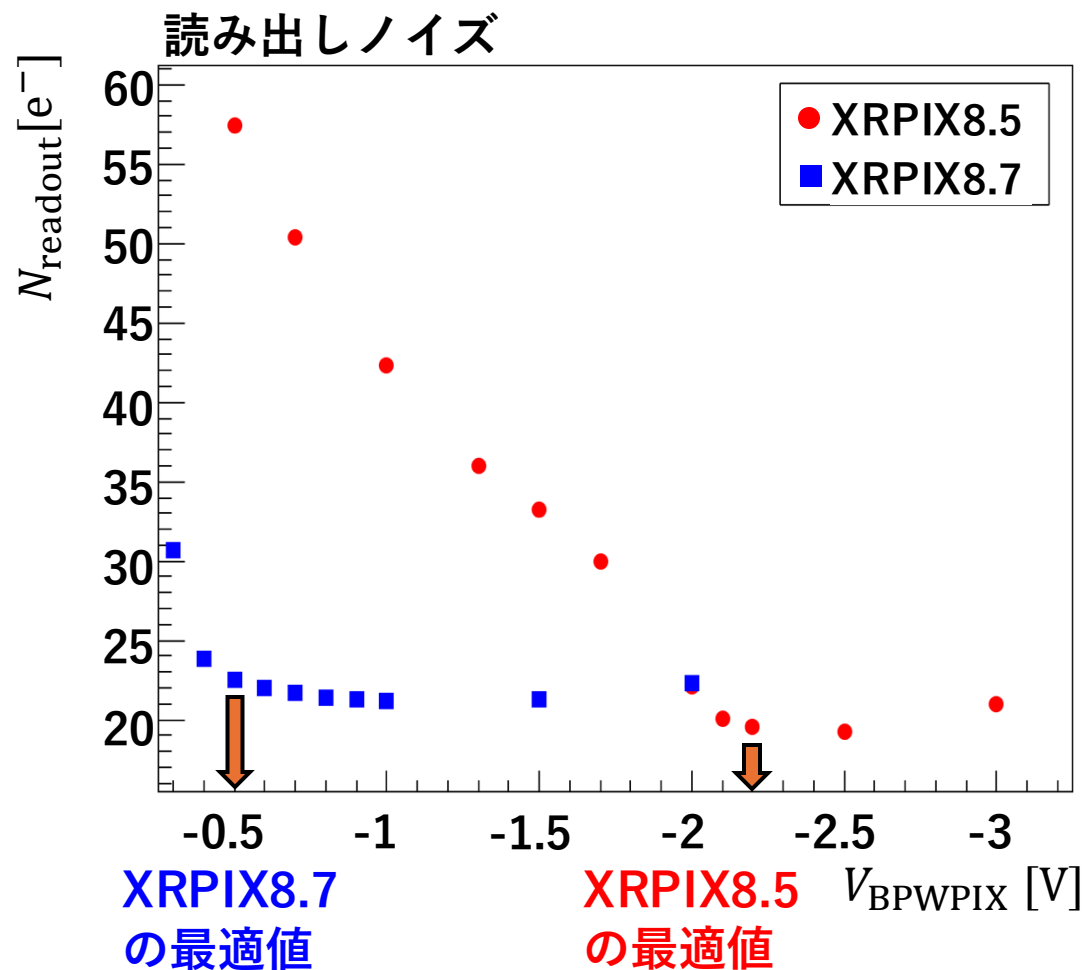


図17. 読み出しノイズと V_{BPWPIX} の関係
($V_{\text{BB}} = -200 \text{ V}$, $V_{\text{SN}} = 0.8 \text{ V}$)

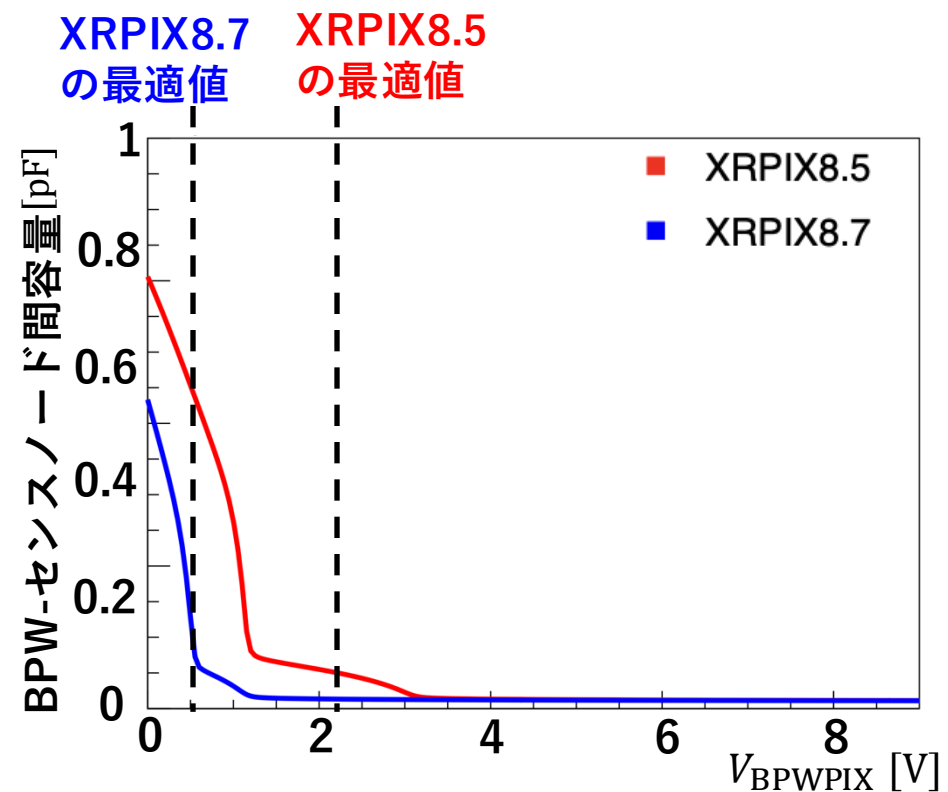


図18. BPWとセンスノード間の容量結果 (V_{BB} なし, $V_{\text{SN}} = 0.8 \text{ V}$)

読み出しノイズは V_{BPWPIX} の変更に対し
BPW-センスノード間容量と同様の振る舞いをし、
XRPIX8.7では8.5と比べて低い V_{BPWPIX} で読み出しノイズが
最小となった。

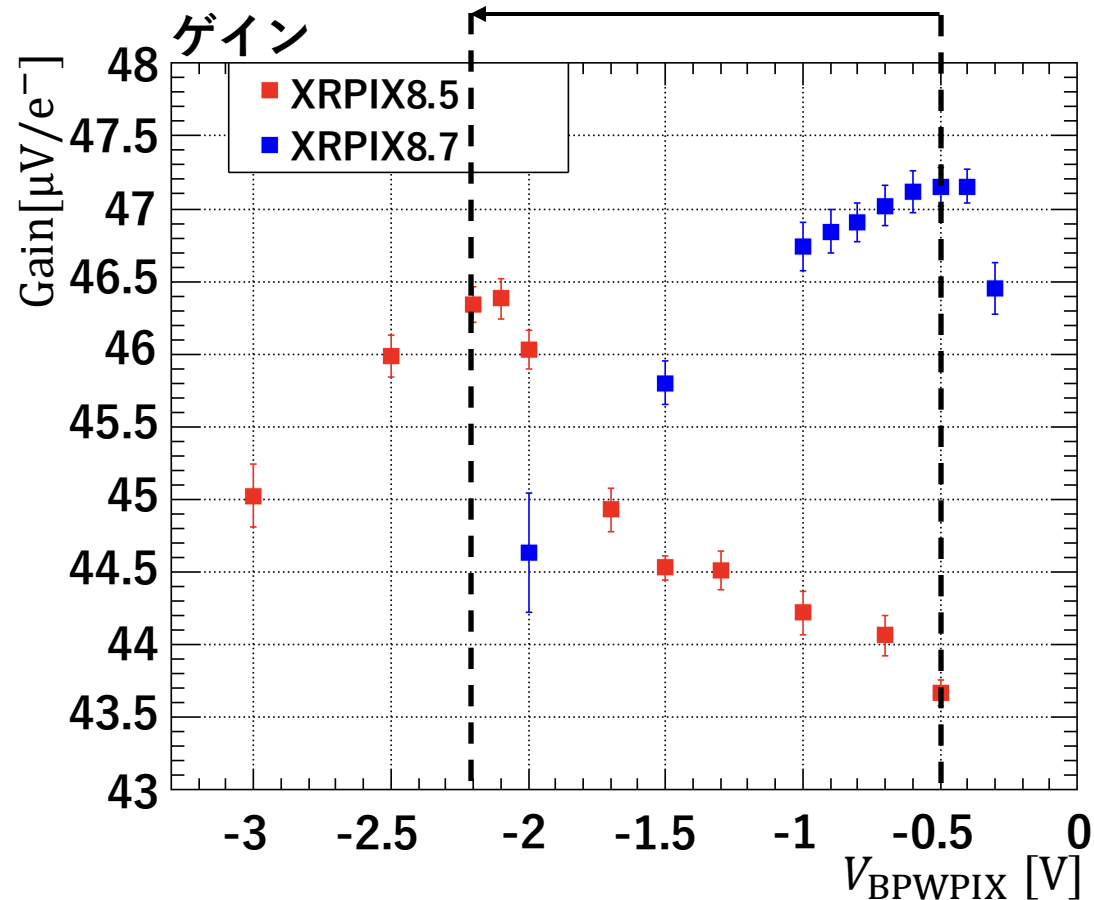


図19. ゲインと V_{BPWPIX} の関係 ($V_{BB} = -200\text{ V}$, $V_{SN} = 0.8\text{ V}$)

- 実験: $V_{BB} = -200\text{ V}$
- TEG容量測定: V_{BB} なし

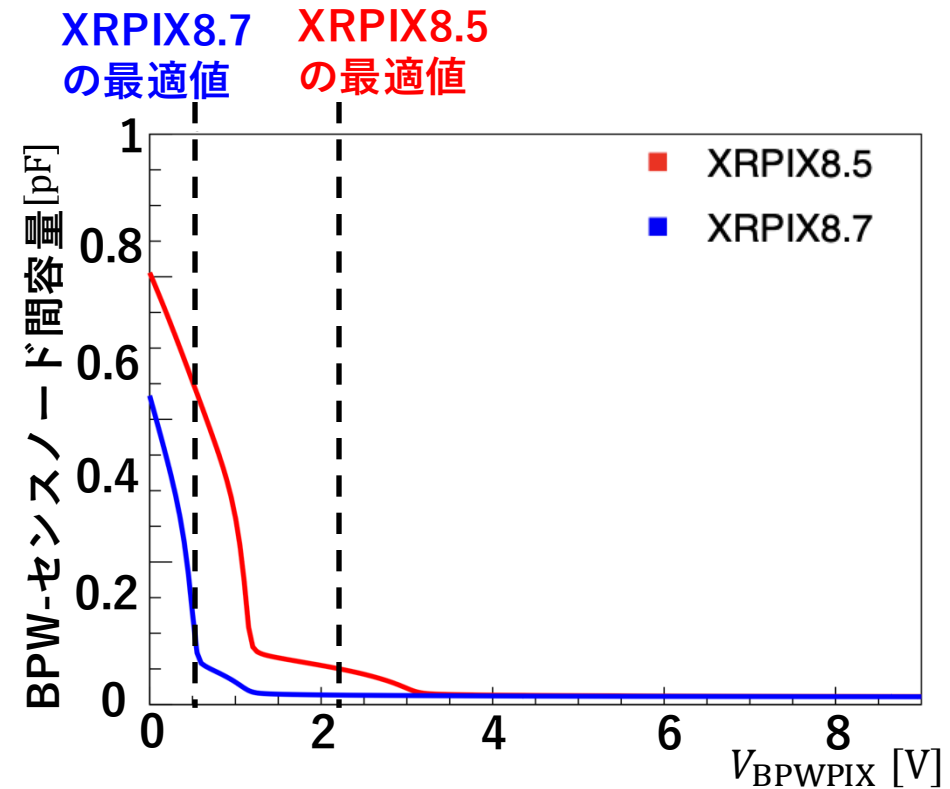


図18. BPWとセンスノード間の容量結果 (V_{BB} なし, $V_{SN} = 0.8\text{ V}$)

V_{BPWPIX} の最適値がXRPIX8.5では**-2.2V**,
XRPIX8.7では**-0.5V**に**正に変化**している。
→ BPWとセンスノード間の容量低減の変化

V_{BPWPIX} を変更した際のゲイン低下について

16

XRPIX8.5では-2.2V, XRPIX8.7では-0.5V以降の V_{BPWPIX} でゲインが低下している。

➡ バックゲート効果によるMOSFETの g_m の低下

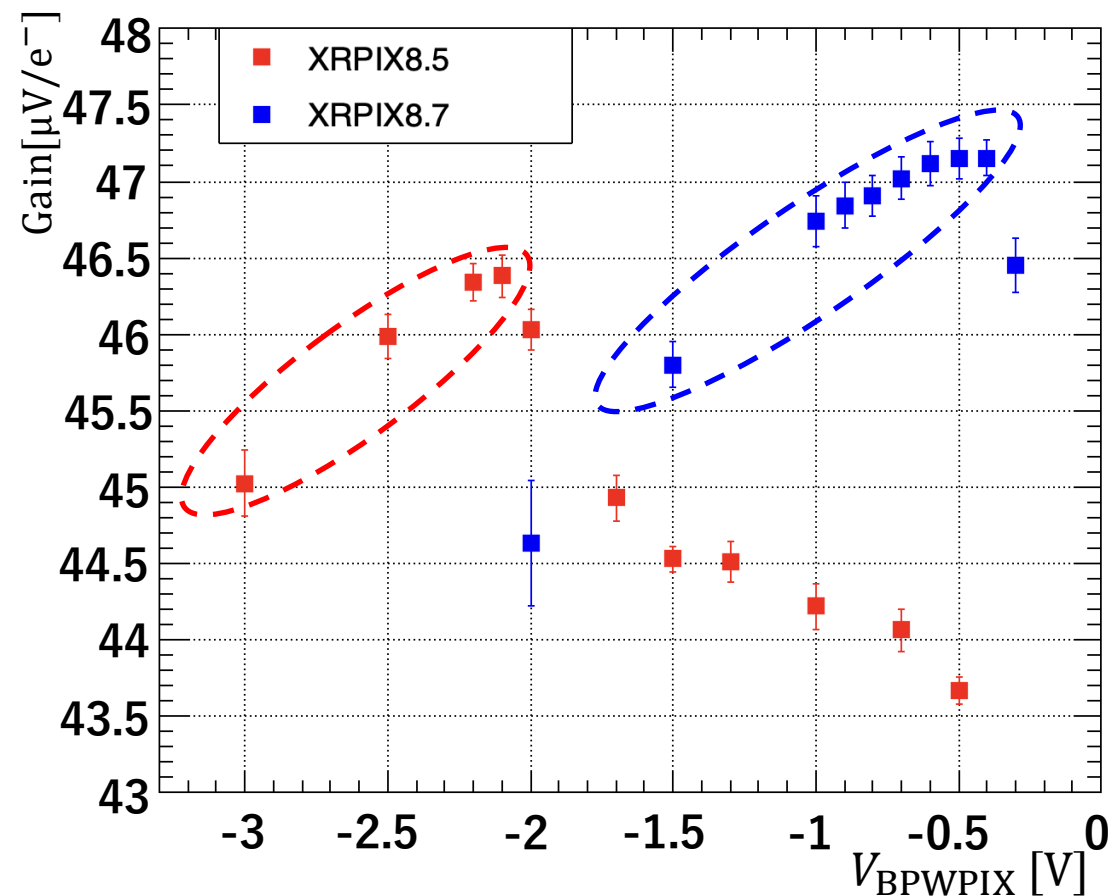
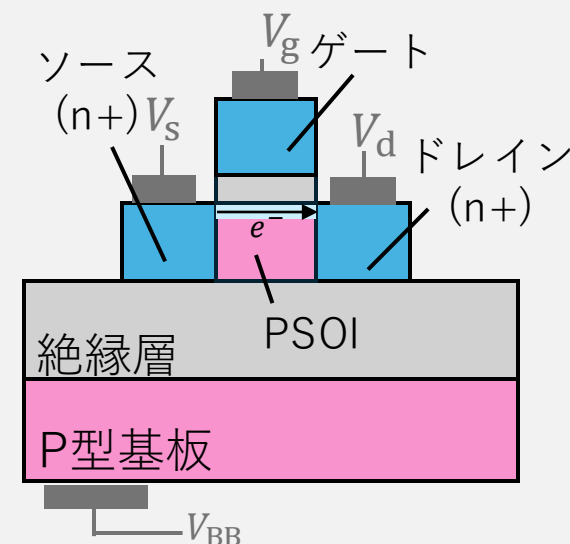


図21.XRPIX8.5と8.7のゲインと V_{BPWPIX}

バックゲート効果

- ・ センサー層の完全空乏化のため高い V_{BB} を印加する。
- ・ 絶縁層を越えてトランジスタの電界に影響を及ぼす。



V_{BPWPIX} に**負電圧**を印加し**電位を固定**することでバックゲート効果を抑制していた。

しかし V_{BPWPIX} により**負電圧**を印加していくと、絶縁層を越えてトランジスタに影響を与え**バックゲート効果**が起こる。

V_{BPWPIX} を変更した際のゲイン低下について

17

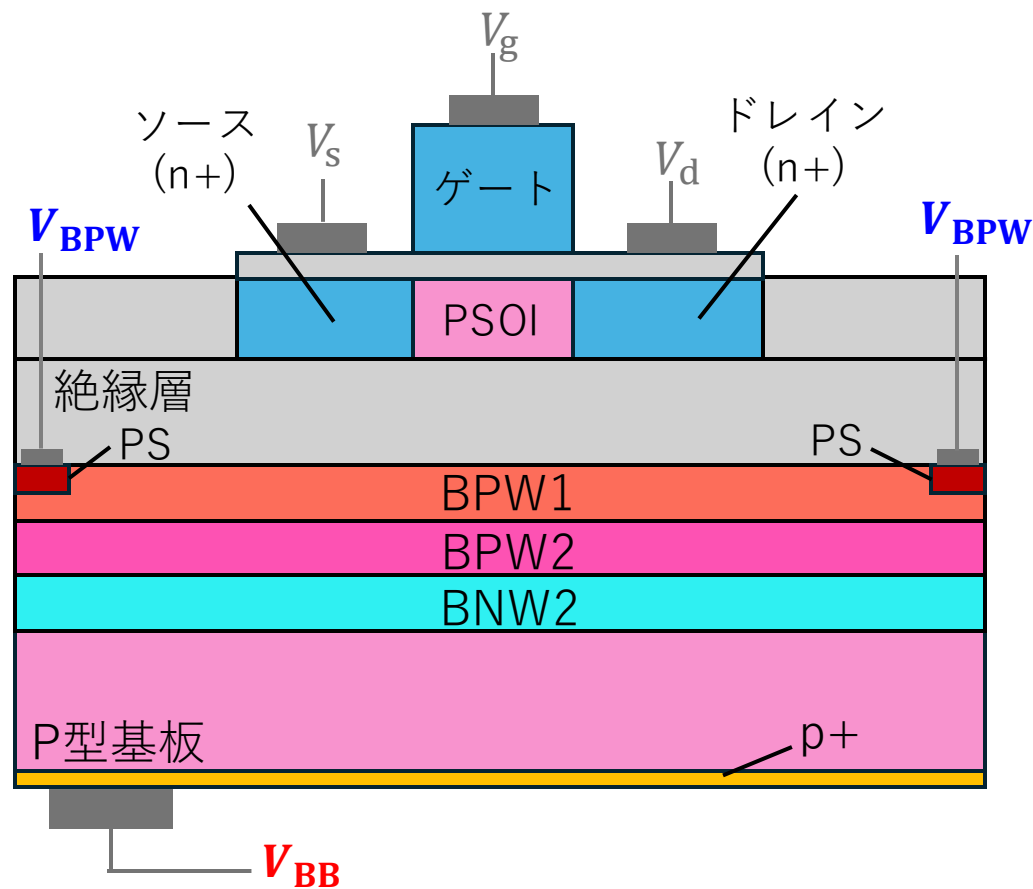


図22.PDD構造のNMOS直下のピクセル断面図

CSA回路で電荷 Q を出力電圧に換算するゲイン G_{CSA} の式

$$G_{CSA} = \frac{v_{out}}{Q} = -\frac{A_{CSA}}{C_{sen} + (A_{CSA} + 1)C_f}$$

C_{sen} : センサー層容量

A_{CSA} : ソース接地増幅回路の電圧利得 ($A_{CSA} \approx g_m R_{eff}$)

R_{eff} : 実効的な出力抵抗

V_{BPWPIX} に高い電圧を印加してくと、バックゲート効果によってMOSFETが飽和領域で動作する時の相互コンダクタンス g_m が低下していく。

$A_{CSA} \approx g_m R_{eff}$ より A_{CSA} も減少するので、
ゲイン G_{CSA} は低下 していく。 ($C_{sen}, C_f \ll A_{CSA}$)

V_{BPWPIX} に**負電圧**を印加していくと絶縁層を越えてトランジスタに影響を与え**バックゲート効果**が起こる。バックゲート効果により、MOSFETの g_m が低下することで、**ゲインが低下**する。

- ・ XRPIX8.7は、従来型の放射線損傷による**暗電流増加の抑制**を期待して試作した素子である。
- ・ XRPIX8.7の V_{BPWPIX} を最適化することで、従来型のXRPIX8.5と比べて、暗電流の減少,ゲインの増加,分光性能の改善,読み出しノイズの増加が見られた。
- ・ XRPIX8.7と8.5の V_{BPWPIX} 最適値の変化は、BPWとセンスノード間の**容量低減の変化**によるものだと考えられる。
- ・ XRPIX8.7と8.5で、 V_{BPWPIX} により高い電圧を印加してゲインが減少するのは、バックゲート効果によるMOSFETの g_m **低下**によるものだと考えられる。

back up

容量について

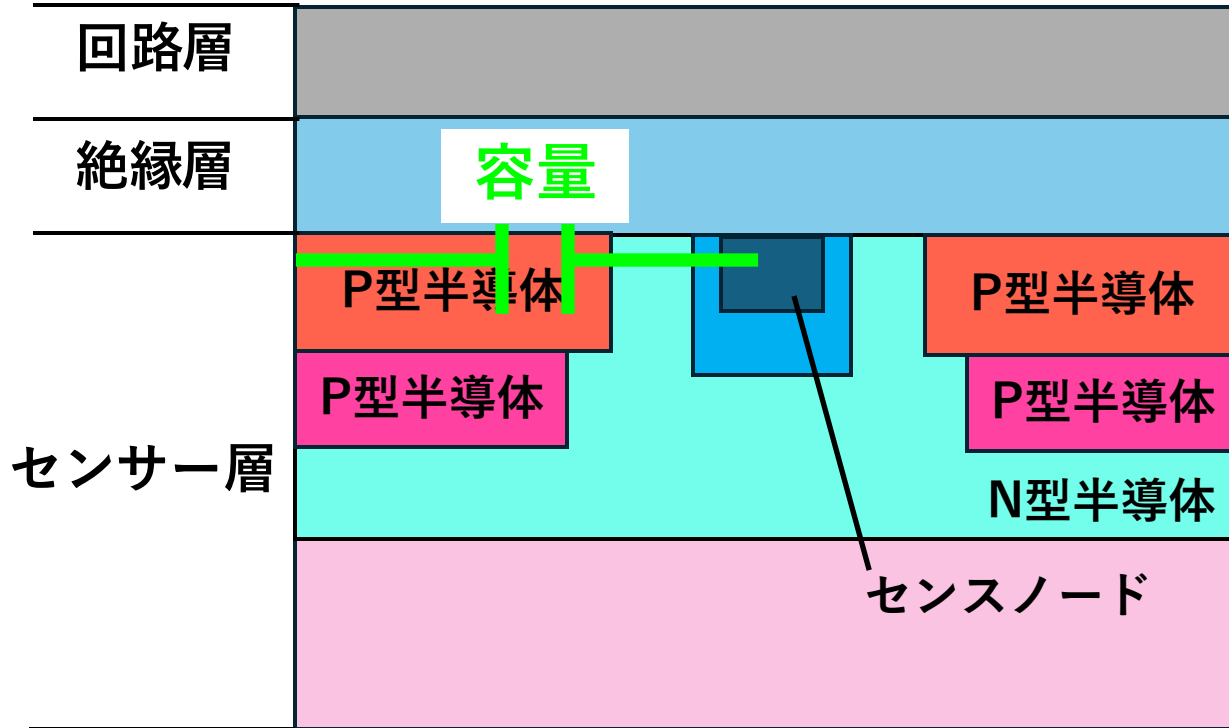


図23.PDD構造の1ピクセルの断面図

P型半導体を高濃度にしていくと、空乏層幅が縮まる。

$$W = \sqrt{\frac{2\epsilon_{Si}}{q} \left(\frac{N_A + N_D}{N_A N_D} \right) (V_{bi} + V_r)},$$

N_A : P型半導体の不純物濃度
 N_D : N型半導体の不純物濃度

$$V_{bi} = \frac{kT}{q} \ln \left(\frac{N_A N_D}{n_i^2} \right)$$

$q \cong 1.602 \times 10^{-19} \text{ C}$
 $k \cong 1.381 \times 10^{-23} \text{ J/K}$
 $\epsilon_{Si} \cong 1.054 \times 10^{-12} \text{ F/cm}$
 $n_i \cong 1.45 \times 10^{10} \text{ cm}^{-3}$



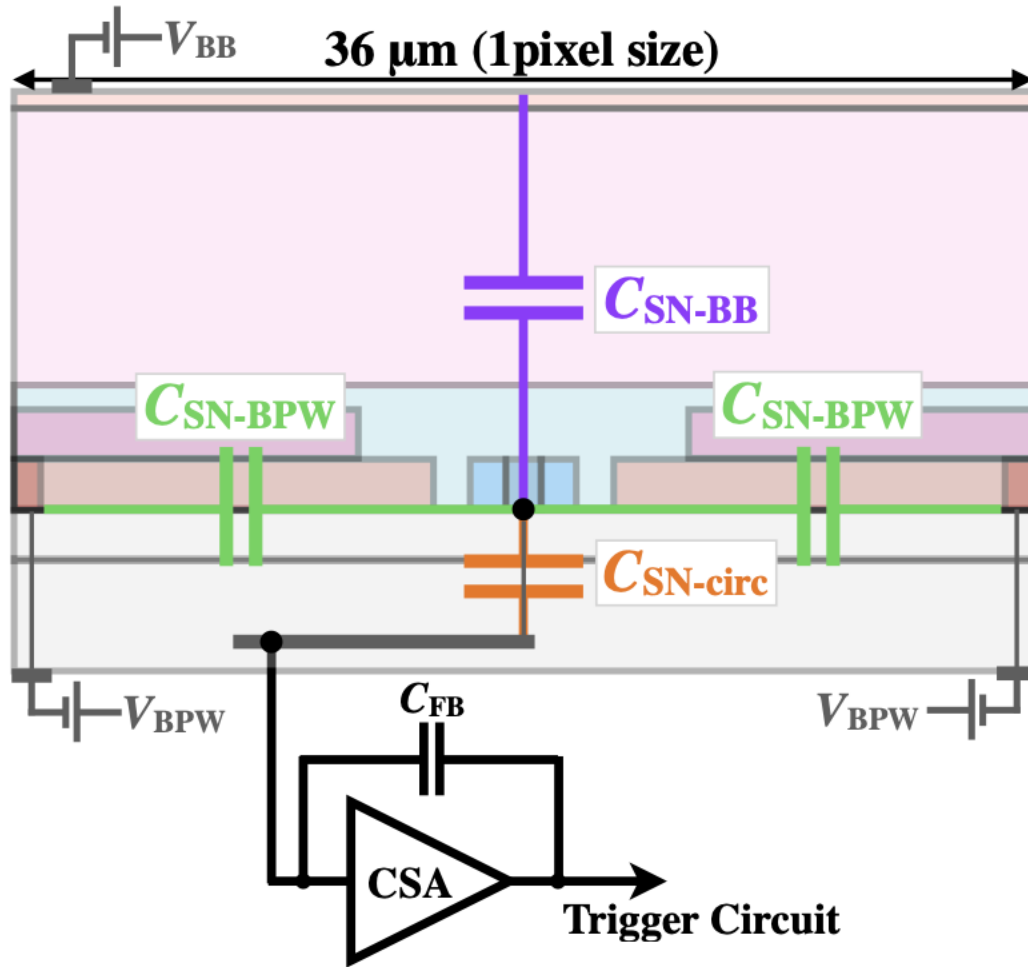
電極間で電荷が偏っているため、コンデンサーとみなせる。コンデンサーの容量 C は、電極間の距離(空乏層幅) W による。

$$C = \frac{\epsilon_{Si} S}{W}$$

空乏層幅が縮まると、容量は大きくなる。

先行研究より容量の増加は、ゲイン(入力X線エネルギーに対する出力電圧の割合を表す指標)の低下や、ノイズの増加をもたらす。

P型半導体と読み出し電極間の容量が増加していないか、デバイスシミュレーションにより確認する。



✓XRPIXのゲインの逆数の変化分

$$\Delta\left(\frac{1}{G}\right) = \frac{1}{A_{CS}G_{SF}G_{SH}}\Delta C_{SN}$$

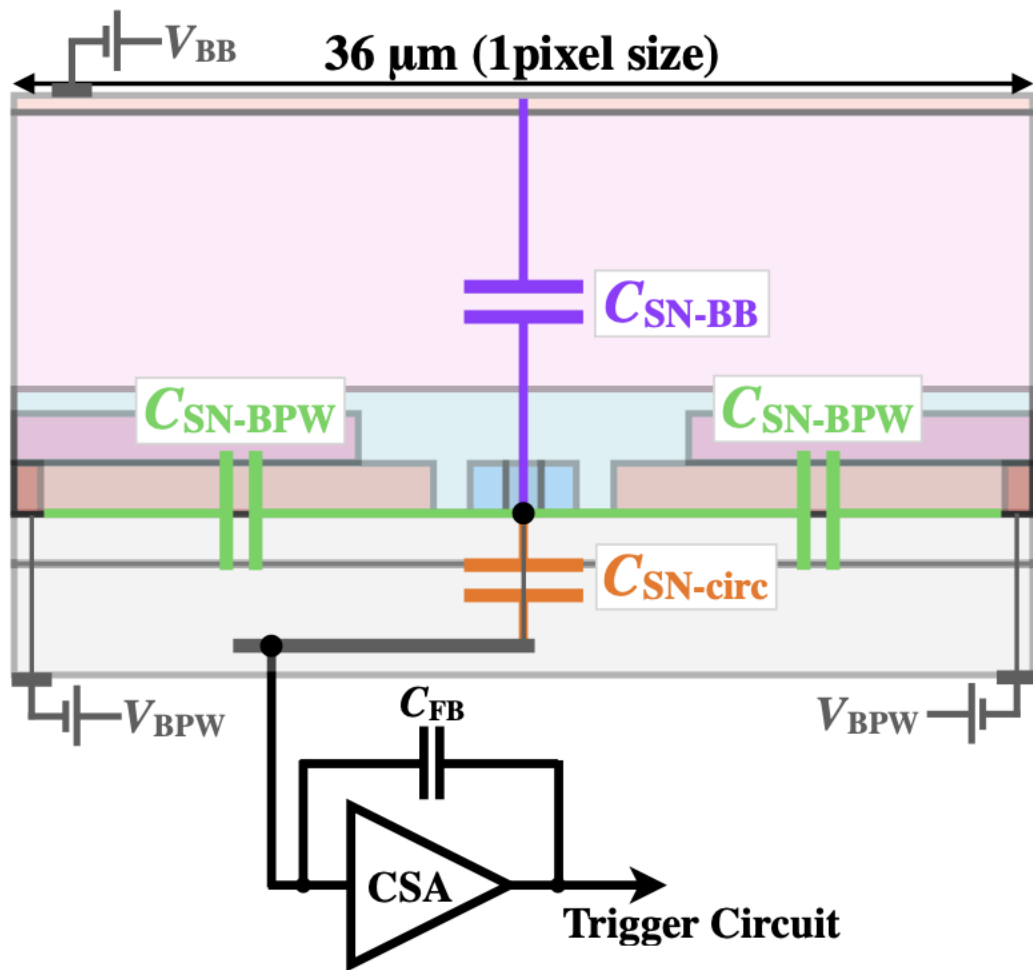
$A_{CS} = 108$: CSAのオープンループゲイン

$G_{SF} \cong 0.82$: SF回路のゲイン

$G_{SH} \cong 0.8$: CSA回路をサンプリングするサンプルボード回路のゲイン

センスノード容量が増加すると、ゲインが低下する

図24.PDD構造の1ピクセルの容量の図とCSA回路



✓XRPIXの読み出しノイズを計算する理論式

$$Noise[e^-] = \frac{\sqrt{2}}{G_{CSA}} \sqrt{\underbrace{\gamma_{th} k_B T \xi_n \frac{1}{g_{m_n}} \frac{1}{\beta_F^2 \tau_{CSA}}}_{\text{熱ノイズの項} \propto C_{SN}} + \underbrace{\gamma_f \frac{N_{f_n}}{\beta_F^2} \left\{ \epsilon + \ln \left(\frac{t_{int}}{\tau_{CSA}} \right) \right\}}_{1/f \text{ノイズの項} \propto C_{SN}^2}}$$

センスノード容量が増加すると、
読み出しノイズが増加する

図25.PDD構造の1ピクセルの容量の図とCSA回路

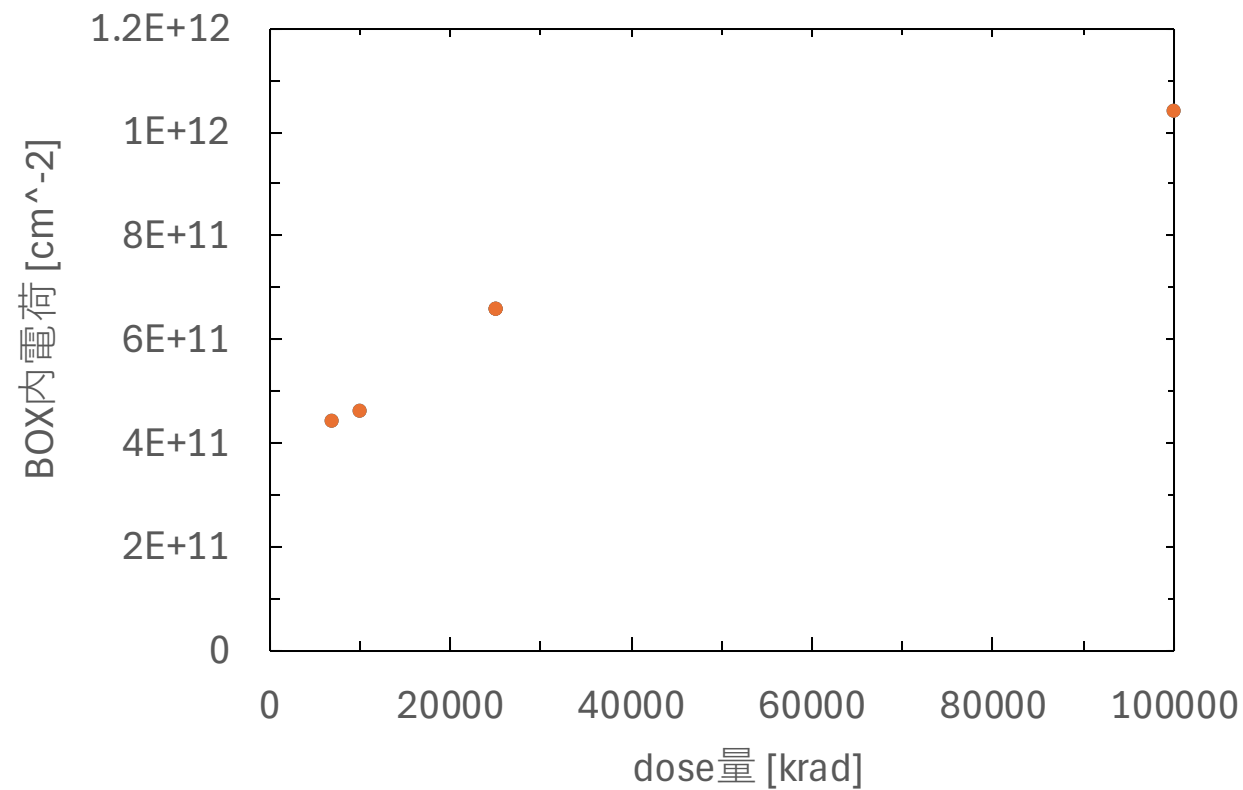


図26.dose量とBOX内電荷の関係

実験による測定値

Data provided by Mr.Kurachi, D&S, personal communication, 2024

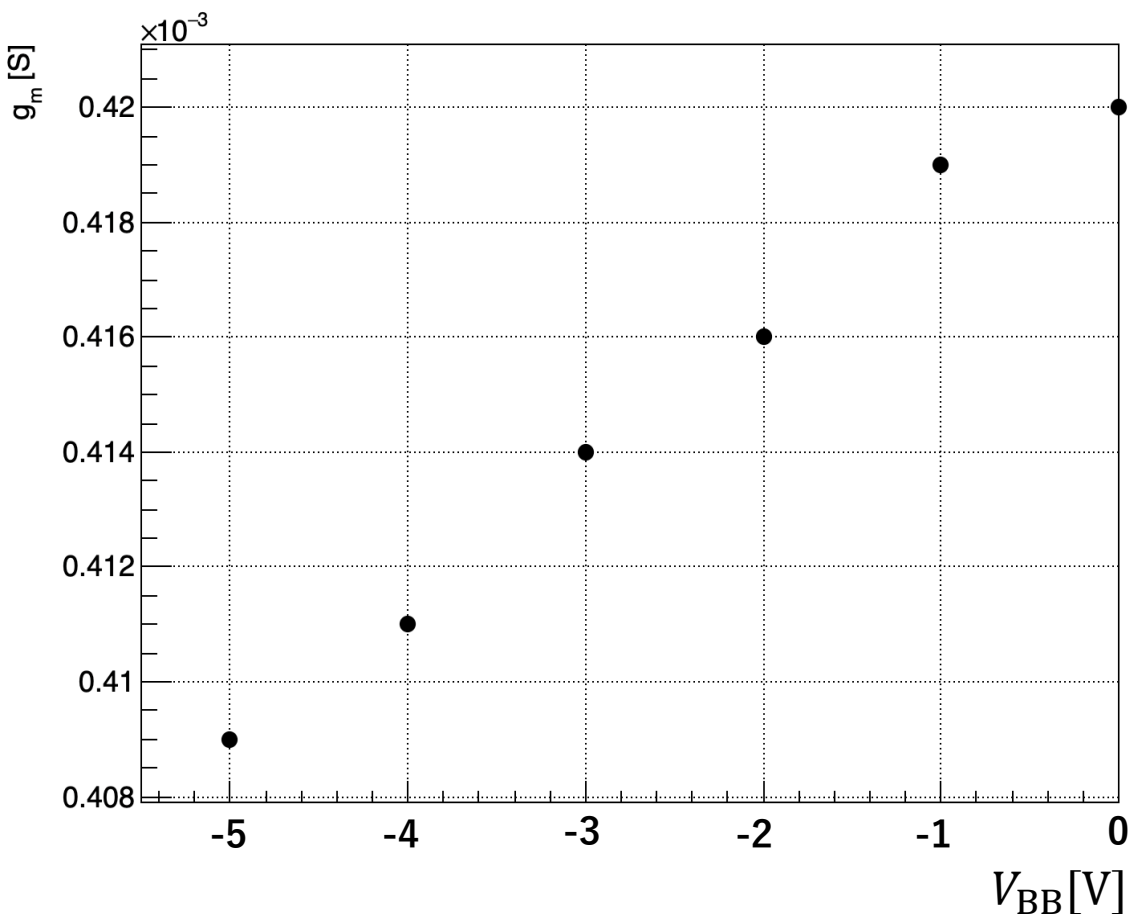


図27.NMOSにおける V_{BB} と g_m の関係
($W = 10 \mu\text{m}$, $L = 0.2 \mu\text{m}$, $V_{DS} = 0.1 \text{ V}$)

CSA回路で電荷 Q を出力電圧に換算するゲイン G_{CSA} の式

$$G_{CSA} = \frac{v_{out}}{Q} = -\frac{A_{CSA}}{C_{sen} + (A_{CSA} + 1)C_f}$$

C_{sen} : センサー層容量

A_{CSA} : ソース接地増幅回路の電圧利得 ($A_{CSA} \approx g_m R_{eff}$)

R_{eff} : 実効的な出力抵抗

実験より、
バックゲート効果によってMOSFETが飽和領域で動作する時の相互コンダクタンス g_m が低下していく。

$$g_m = \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})$$

μ : 電子の移動度

C_{ox} : 単位面積あたりのゲート酸化膜容量

W : ゲート幅

L : ゲート長