LArTPCと暗黒物質探索実験に向けた 読み出しエレクトロニクスの開発

岩手大学大学院総合科学研究科 五十嵐大翔 Open-It Project (KEK、神戸大、呉高専)



- 1. エレクトロニクス開発目標(LArTPC)
- 2. エレクトロニクス開発目標(暗黒物質探索実験)
- 3. 現在開発中のエレクトロニクスについて
- 4. 開発ASICのシミュレーションによる特性評価
- 5. まとめ

エレクトロニクスの開発目標①(LArTPCグループ)

信号読み出しエレクトロニクスへの要請

- 低雑音、高SN比
- 高集積
- 省消費電力
- 低コスト
- 液体アルゴン温度(-186℃)環境下にお ける安定動作

ASIC(LTARS~)の開発

表 過去に開発されたLTARS2014の性能

ENC	6000@300 pF
ダイナミックレンジ	-60 fC~70 fC
コンバージョンゲイン	11.4 mV/fC
時定数	1 µs



※最小電離粒子による事象に対し50倍大きな 信号量が見込まれるシャワー事象までみたい

- ノイズを抑えたい(ENC2000程度) ダイナミックレンジを広げたい(±1600 fC程度)

エレクトロニクスの開発目標②(NEWAGEグループ)

<u>暗黒物質探索実験</u>



メインチャージに対しマイノリティチャージのピークが数% →**レンジの広い回路が必要**

<陰イオンガスTPC>

エレクトロニクスの性能目標

開発目標達成のため、増幅率と時定数を変えられる性能を持つ回路の 開発を行っている。

> ゲイン大→High gain(HG)、ゲイン小→Low gain(LG) 時定数小→Fast、時定数大→Slow とする。

parameter	High gain(HG)	Low gain(LG)
時定数	1 μs(Fast),	4 μs(Slow),
ノイズ(ENC)	<2000	<62500
コンバージョンゲイン	10 mV/fC	0.5 mV/fC
ダイナミックレンジ	±80 fC	±1600 fC

エレクトロニクス性能目標一覧

※検出器容量は300 pFを想定して、S/N10以上で読み出すことを仮定している

上記目標達成に向け、二つのASICを開発している

開発中のASIC①



ASICの回路構成と特徴

- CSA ... 電荷/電圧変換。
- PZC(ポールゼロキャンセル回路) ... アンプの長い時定数をキャンセル
- Shaper … 電圧信号の増幅・波形整形。内部の帰還抵抗値の調整により、時定数の切り替えが可能
- 一つの入力に対して、二つの波形を同時に出力可能

開発中のASIC2



ASIC回路構成と特徴

<アナログ部>

- CSA... 電荷/電圧変換。
- Comp(コンパレータ) ... CSAの出力信号に応じて、ゲインの自動切り替えを行う
- PZC(ポールゼロキャンセル回路) ... アンプの長い時定数をキャンセル
- Shaper … 電圧信号の増幅・波形整形。内部の帰還抵抗値の調整により、時定数の切り替えが可能

<デジタル部>

- ADC ... AD変換(8 bits)
- SER ... シリアライザでシリアル化
- ・ TX(トランスミッター) ... 高速伝送・ノイズ対策のため差動信号方式(LVDS)で伝送

LTARS (ASIC)の開発過程

<u>過去のLTARS</u>

- LTARS2014
 - アナログボード(LTARS2014実装),デジタ ルボードの二枚構成



- LTARS2016_K01
 - ・ 大ダイナミックレンジ、時定数の切り替え
 - MT回路、TK回路



- LTARS2018_K06A,B
 - A, Bそれぞれ別に開発
 - $A \rightarrow MT \square B$ ∂ $B \rightarrow TK \square B$ ∂ ∂

	High Gain(マイノリティピーク)	Low Gain(メインピーク)
時定数	4µs	0
検出器容量	300pF	
ノイズ(電子数)	<2000 (0.3fC) 📐	<6.4×10² (10fC) 🔘
ダイナミックレンジ	-80fC~80fC 🔘 🔵	-1600fC~1600fC 🔵
ゲイン	10mV/fC 🔵	0.5mV/fC 🔘

MT回路の達成項目

TK回路の達成項目

MT回路

・ほぼ要請値達成

 ・ノイズ要請値は4000(@300pF)で ち実装上問題ない。
 →4000(@300pF)は達成している (オフセットはレイアウトの配線と 考えられるので改善の余地あり)

TK回路

- ・要請値未達成の項目が多いが、 トランジスタの改良&一部レイ アウトの見直しで達成可能だと 考えられる。
- 図 LTARS2016_K01性能 (中澤美季様スライド引用)

LTARS2018_K06A(MT回路改良版)→中村君(神戸大)担当

LTARS2018_K06B(TK回路改良版)→五十嵐(岩手大)担当



KEKで設計された回路についてCadence社のVirtuosoを用いた回路シミュレーションにより、設計段階の性能評価を行った。

今回、シミュレーションの細かい内容は私の担当したBのみについて触れ、性能評価のまとめとして、A, B両方の結果を最後に示す。

また、エレクトロニクスの性能目標との比較を行うため、デジタル側 を抜いた、アナログ部のみ、かつ手動でゲインの切り替え行った際 のシミュレーションの結果を示す。 回路シミュレーション



図 アナログ部シミュレーション用テストベンチ

ASIC特性評価



入力電荷80 fCにおけるHG/LG, Fast/Slow切替時の出力波形

コンバージョンゲイン、ダイナミックレンジ評価方法



コンバージョンゲイン、ダイナミックレンジ評価方法



コンバージョンゲイン、ダイナミックレンジ評価方法



レンジ、ゲイン(負極性, LG@Cdet=300 pF)



レンジ、ゲイン(負極性, LG@Cdet=300 pF)



わずかに、ratio=1.1を超えている。これは、オフセットの電圧等のパラメータを調整することで、要請範囲内に収められる。(実際にオフセットを変更したシミュレーションも行ったが、 今回は割愛)また、フィッティングに使うプロットの選択によっても変化すると考えられる。

ENC

ENC

- ノイズ特性(+)
- 赤線、赤字はENC要請値 •
- HG時は、Cdet増加に従いノイズ量は要請値を超えてく • る
- LG時は、ノイズ量は要請値以下に抑えられている •





Noise@+LG/Slow



Noise@+HG/Slow

ノイズ特性(一)

Noise@-HG/Fast

- 赤線、赤字はENC要請値
- HG時は、Cdet増加に従いノイズ量は要請値を超えてくる
- LG時は、ノイズ量は要請値以下に抑えられている





Cdet[pF]

Noise@-LG/Slow



300

350

Noise@-HG/Slow

SNについて

DUNE 10kton液体アルゴン検出器での信号読み出しを仮定した時...

信号減衰、GEMによる増幅を考慮すると、

• 1 chあたり3 fC (=18750electron)の電荷量がエレクトロニクスに入る

※LAr不純物濃度100 ppt(自由電子寿命3 ms)、GEM増幅率20倍を仮定。

表 LTARS2018_K06BのSN一覧(HG時)

	+HG/Fast	-HG/Fast
ENC	3310	2364
S/N	5.7	7.9

※液体アルゴンTPCを仮定しているため、Slowの検討は除いた

S/N=10達成のためにはさらなる検討が必要

ASIC性能まとめ

要請値とシミュレーション値(正極性@Cdet=300 pF)

	要請値		Sim(K06A)		Sim(K06B)	
	HG	LG	HG	LG	HG	LG
時定数[µs]	1(Fast)/ 4(Slow)	1(Fast)/ 4(Slow)	3.7/7.7	3.7/7.7	1.06/3.62	0.69/2.15
ノイズ(ENC)	<2000	<62500	2015/ 1635	5409/ 5557	3310/ 2380	19407/ 28614
コンバージョ ンゲイン [mV/fC]	10	0.5	9.45/8.9	0.5/0.47	9.92/9.57	0.61/0.59
ダイナミック レンジ[fC]	80	1600	80/80	2200/ 2200	100/100	1600/ 1400

<正極性>

- LG時には、K06A, Bともに、要請 値をクリア。
- HG時は、ほとんどの条件において 要請値を超えてしまう。

<負極性>

・ 負極性も、ノイズについて同様

要請値とシミュレーション値(負極性@Cdet=300 pF)

	要請値		Sim(K06A)		Sim(K06B)	
	HG	LG	HG	LG	HG	LG
時定数[µs]	1(Fast)/ 4(Slow)	1(Fast)/ 4(Slow)	3.5/7.1	3.5/7.1	0.79/2.15	0.79/2.56
ノイズ(ENC)	<2000	<62500	2157/ 1865	4847/ 5217	2364/ 2055	22668/ 30650
コンバージョ ンゲイン [mV/fC]	10	0.5	10.07/ 9.56	0.57/0.51	12.59/ 10.36	0.58/0.57
ダイナミック レンジ[fC]	-80	-1600	-80/-80	-1800/ -1800	-100/ -80	-2200/ -1400

<ダイナミックレンジ>

要請値を満たさない場合は、シミュレーション時のパラメータを設定しなおすことで調整可能

まとめ

大型液体アルゴンTPC実用化に向けた信号読み出しエレクトロニクスの開発

新たに設計したエレクトロニクスのシミュレーションによる特性評価

ダイナミックレンジ、コンバージョンゲインにおいて、要請値を満たす結果が得られた。しかし、ノイズについては要請値を満たしていない。今後は、ノイズ性能に関する検討も含め、本シミュレーション結果を元に、ASICの開発を進めていく。

今後の予定

現在、ASICの特性評価用ボードを作成中であり、今後は、シミュレーションで得られた、ASICの性能見積もり結果と、特性評価用ボードを用いた実験結果との 比較を行っていく。

Back up

LTARS2018 K06

<特徴>

- 180 nm CMOS プロセス
- 16 ch
- ・ CSA + PZC&shaper + ADC + LVDS の 構造

CSA 電荷/電圧変換
shaper 時定数をキャンセル
ADC アナログ/デジタル変換
LVDS 差動信号方式

-> 'Q=16ØØ' fC > Q = 80 fC.

CSAのゲインを切り替えられる CSA'sゲイン∝1/Cf

- SW→ON ... ゲイン小
- SW→OFF ... ゲイン大
- 約20倍ゲインが違う

<仕様>

parameter		Value		
Cdet		300 pF		
parameter	Narrow	range	Wide range	
Noise(ENC)	2000以下		6.25×10^4	
gain	10 mV/fC		0.5 mV/fC	
Dynamic range	80 fC		1600 fC	

シミュレーション用構成回路

- 入力電源にノイズをのせてシミュレートする(ノイズの設定は次スライド)
 <回路変更点>
- 負極性入力時、出力波形がおかしい(ピーキングタイムが変化する、ゲインが2倍程度低い 等)現象を確認
- →CSAに与えるバイアス回路の不具合→修正した(回路図の変更はない)

バイアス回路: 回路素子に一定の電圧や電流をあらかじめ与える回路。動作点の最適化を 目的としている

エレクトロニクスへのTPCからの要請

入力電荷80 fCにおけるHG/LG, Fast/Slow切替時の出力波形

回路シミュレーションより、アナログ部に電荷を入力したときの、アナログ部出力電圧波形を モニターし、HG/LG, Fast/Slowを切り替えた時のダイナミックレンジ、コンバージョンゲイン、 ノイズについて評価した

ノイズ評価方法

<u>評価方法</u>

- CSAIC、電荷60 fCを入力
- ノイズ量はENCで算出
- 検出器容量(Cdet)=0, 10, 55, 100, 150, 220, 300[pF]と変え、HG/LG, Fast/Slowを 比較
- 実際の検出器は、Cdet=300 pF想定

検出器容量:

ケーブルなどに発生する浮遊容量。ノイ ズ発生原因のひとつ。ノイズの大きさは、 検出器容量(Cdet)依存性があり、検出器 容量の増加に伴って、ノイズも増加する。

ノイズ設定

Frequency[Hz]

- ノイズの大きさは、検出器容量依存性があり、 検出器容量の増加に伴って、ノイズも増加す る
- ノイズ量はENC: Equivalent Noise charge (入力等価雑音電子数)で評価する
- ノイズ密度: V/sqrt(Hz)
- ・ 左下プロットを積分して、ノイズ量を電圧[V]
 で導出する

ENC[electron]

 $\sigma[mV]$

- $\overline{conversion \ gain[mV/fC] \times 1.6 \times 10^{-4} [fC]}$
- σ・・・標準偏差(今回は積分して得られたノイ ズ電圧)
- コンバージョンゲイン・・・出力電圧を入力電 荷で割ったもの。検出器容量依存性がある。
- 検出器容量・・・読み出しパッドから信号増幅
 回路までをつなぐケーブルなどに発生する浮 遊容量のこと。ノイズ発生原因のひとつ。

Cdet=0, 10, 55, 100, 150, 220, 300[pF]と変え、 HG/LG, Slow/Fastを比較

レンジ、ゲイン (正極性, HG@Cdet=300 pF)

レンジ、ゲイン(正極性, LG@Cdet=300 pF)

レンジ、ゲイン (負極性, HG@Cdet=300 pF)

レンジ、ゲイン(負極性, LG@Cdet=300 pF)

レンジ、ゲイン(負極性, LG@Cdet=300 pF)

わずかに、ratio=1.1を超えている。これは、オフセットの電圧等のパラメータを調整することで、要請範囲内に収められると思われる。また、フィッティングに使うプロットは任意で選択しているため、取り方によっても変化すると考えられる。

SNについて

DUNE 10kton液体アルゴン検出器での信号読み出しを仮定すると...

信号減衰、GEMによる増幅を考慮すると、 エレクトロニクスに到達する最小電荷信号=3 fC/ch(=18750electron)

表 LTARS2018_K06B

	LTARS2014	LTARS2016_K01	LTARS218_K06B
ENC	6000	6500	3310
S/N	3.1	4.7	5.7

1 chあたりで得る電荷信号量概算

- MIPを仮定
 - 電離電子9000 e-(=1.5 fC/mm)発生
 - ・ イオンと再結合により2/3の6000 e-(=1.0 fC/mm)
 - LAr不純物濃度100 ppt(電子寿命3 ms)を仮定して、1/10に減衰→0.1 fC/mm
 ※コンサバな値。エレキに対しては厳しい要求。
 - GEMによる増幅(20倍を仮定)→2 fC/mm
 - ・ 信号読み出しパッドピッチが3 mm/ch→2 fC/mm×3 mm/ch=6 fC/ch
 - X,Y方向に二分され、1ch あたりに得られる電荷信号量は、3 fC/ch

アナログ部回路図

デジタル部シミュレーション

- 上図回路は、LTARS2018_K06Bの構成回路ではないが、
 同様の機能を有する回路。
- 動作原理の理解、確認が目的

<デジタル部構成回路>

- ADC(8 bit) ... A/D変換を行う(逐次比較型ADC)
- シリアライザ … AD変換されたバイナリデータを1bitずつ後 段に送る。
- トランスミッター ... 差動信号方式(LVDS)で伝送
- DAC ... DA変換を行う

Parameter	説明
TP_IN	入力パルス
MON_CR_RC	アナログ部出力
sys_clk	ADC、シリアライザの同期用クロック
sample_clk	ADCのクロック(サンプリング周波数2.5 MHz)
comp_clk	ADC内比較器のクロック
LOAD	シリアライザのクロック(周波数2.5 MHz)
SER_OUT	シリアライザ出力
VOUTP	ADC出力
DAC_OUT	DAC出力
bit_out <n></n>	ADC内比較器の比較結果(バイナリデータ)
ТХ	
TXIN	トランスミッター田JJ(LVDS)

シミュレーション波形

• LOAD ... シリアライザのクロック。0.4 µs毎